

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 2 月 2 1 日
Date of Application:

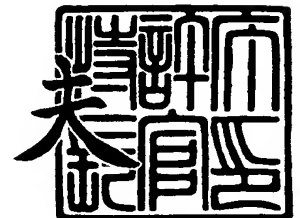
出 願 番 号 特 願 2 0 0 3 - 0 4 3 8 9 6
Application Number:
[ST. 10/C]: [J P 2 0 0 3 - 0 4 3 8 9 6]

出 願 人 ソニー株式会社
Applicant(s):

2 0 0 3 年 1 0 月 2 9 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康



【書類名】 特許願

【整理番号】 0290628605

【提出日】 平成15年 2月21日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 21/3205

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社
内

【氏名】 榎本 容幸

【特許出願人】

【識別番号】 000002185

【氏名又は名称】 ソニー株式会社

【代理人】

【識別番号】 100086298

【弁理士】

【氏名又は名称】 船橋 國則

【電話番号】 046-228-9850

【手数料の表示】

【予納台帳番号】 007364

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9904452

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置及びその製造方法

【特許請求の範囲】

【請求項 1】 第 1 の埋め込み配線と、

前記第 1 の埋め込み配線と異なる層に形成された第 2 の埋め込み配線と、

前記第 1 の埋め込み配線と前記第 2 の埋め込み配線とを導通させるために前記第 1 の埋め込み配線と前記第 2 の埋め込み配線との間に形成されるとともに、孔内に配線材料が埋め込まれたコンタクトホールと、

前記コンタクトホールの近傍で前記コンタクトホールと異なる開孔径をもって前記第 1 の埋め込み配線に連通するように形成されるとともに、孔内に配線材料が埋め込まれたダミーホールと

を備えることを特徴とする半導体装置。

【請求項 2】 前記第 2 の埋め込み配線は、前記第 1 の埋め込み配線の上層に形成され、

前記ダミーホールは、前記コンタクトホールよりも大きな開孔径をもって前記第 1 の埋め込み配線上に形成されている

ことを特徴とする請求項 1 記載の半導体装置。

【請求項 3】 前記第 2 の埋め込み配線は、前記第 1 の埋め込み配線の上層に形成され、

前記ダミーホールは、前記コンタクトホールよりも小さな開孔径をもって前記第 1 の埋め込み配線下に形成されている

ことを特徴とする請求項 1 記載の半導体装置。

【請求項 4】 前記第 2 の埋め込み配線は、前記第 1 の埋め込み配線の下層に形成され、

前記ダミーホールは、前記コンタクトホールよりも小さな開孔径をもって前記第 1 の埋め込み配線下に形成されている

ことを特徴とする請求項 1 記載の半導体装置。

【請求項 5】 前記第 2 の埋め込み配線は、前記第 1 の埋め込み配線の上層に形成され、

前記ダミーホールは、前記コンタクトホールよりも小さな開孔径をもって前記第1の埋め込み配線上に形成されている

ことを特徴とする請求項1記載の半導体装置。

【請求項6】 前記配線材料として銅を用いた

ことを特徴とする請求項1記載の半導体装置。

【請求項7】 前記ダミーホールの開孔径は、当該ダミーホールに前記配線材料を埋め込むときに埋め込み不良が生じる大きさに設定されている

ことを特徴とする請求項3記載の半導体装置。

【請求項8】 前記ダミーホールの開孔径は、当該ダミーホールに前記配線材料を埋め込むときに埋め込み不良が生じる大きさに設定されている

ことを特徴とする請求項4記載の半導体装置。

【請求項9】 前記ダミーホールの開孔径は、当該ダミーホールに前記配線材料を埋め込むときに埋め込み不良が生じる大きさに設定されている

ことを特徴とする請求項5記載の半導体装置。

【請求項10】 第1の埋め込み配線と、前記第1の埋め込み配線の上層に形成された第2の埋め込み配線と、前記第1の埋め込み配線と前記第2の埋め込み配線とを導通させるために前記第1の埋め込み配線と前記第2の埋め込み配線との間に形成されるとともに、孔内に配線材料が埋め込まれたコンタクトホールと、前記コンタクトホールの近傍で前記コンタクトホールよりも大きな開孔径をもって前記第1の埋め込み配線上に形成されるとともに、孔内に配線材料が埋め込まれたダミーホールとを備える半導体装置の製造方法であって、

前記第1の埋め込み配線を形成する工程と、

前記第1の埋め込み配線上に拡散防止膜を介して絶縁膜を形成した後、この絶縁膜に前記コンタクトホールと前記ダミーホールとをエッチングによって同時に形成することにより、前記ダミーホールの底部で前記第1の埋め込み配線の表面を露出させる工程と、

前記コンタクトホールと前記ダミーホールに前記配線材料を埋め込む工程とを有することを特徴とする半導体装置の製造方法。

【請求項11】 第1の埋め込み配線と、前記第1の埋め込み配線の上層に

形成された第2の埋め込み配線と、前記第1の埋め込み配線と前記第2の埋め込み配線とを導通させるために前記第1の埋め込み配線と前記第2の埋め込み配線との間に形成されるとともに、孔内に配線材料が埋め込まれたコンタクトホールと、前記コンタクトホールの近傍で前記コンタクトホールよりも小さな開孔径をもって前記第1の埋め込み配線下に形成されるとともに、孔内に配線材料が埋め込まれたダミーホールとを備える半導体装置の製造方法であって、

前記第1の埋め込み配線を形成するための配線溝を形成するとともに、当該配線溝の下に前記配線材料の埋め込み不良が生じる大きさで前記ダミーホールを形成する工程と、

前記ダミーホールと前記配線溝に配線材料を埋め込む工程と、

前記配線材料の埋め込みによって形成された前記第1の埋め込み配線上に前記コンタクトホールを形成した後、前記コンタクトホールに配線材料を埋め込む工程と

を有することを特徴とする半導体装置の製造方法。

【請求項12】 第1の埋め込み配線と、前記第1の埋め込み配線の下層に形成された第2の埋め込み配線と、前記第1の埋め込み配線と前記第2の埋め込み配線とを導通させるために前記第1の埋め込み配線と前記第2の埋め込み配線との間に形成されるとともに、孔内に配線材料が埋め込まれたコンタクトホールと、前記コンタクトホールの近傍で前記コンタクトホールよりも小さな開孔径をもって前記第1の埋め込み配線下に形成されるとともに、孔内に配線材料が埋め込まれたダミーホールとを備える半導体装置の製造方法であって、

前記第2の埋め込み配線を形成する工程と、

前記ダミーホールに前記配線材料を埋め込むときに埋め込み不良が生じる大きさに、前記第2の埋め込み配線上に前記コンタクトホールと前記ダミーホールとを形成する工程と、

前記コンタクトホールと前記ダミーホールに連通する状態で前記第1の埋め込み配線を形成するための配線溝を形成する工程と、

前記コンタクトホール、前記ダミーホール及び前記配線溝に配線材料を埋め込む工程と

を有することを特徴とする半導体装置の製造方法。

【請求項 13】 第 1 の埋め込み配線と、前記第 1 の埋め込み配線の上層に形成された第 2 の埋め込み配線と、前記第 1 の埋め込み配線と前記第 2 の埋め込み配線とを導通させるために前記第 1 の埋め込み配線と前記第 2 の埋め込み配線との間に形成されるとともに、孔内に配線材料が埋め込まれたコンタクトホールと、前記コンタクトホールの近傍で前記コンタクトホールよりも小さな開孔径をもって前記第 1 の埋め込み配線上に形成されるとともに、孔内に配線材料が埋め込まれたダミーホールとを備える半導体装置の製造方法であって、

前記第 1 の埋め込み配線を形成する工程と、

前記ダミーホールに前記配線材料を埋め込むときに埋め込み不良が生じる大きさで、前記第 1 の埋め込み配線上に前記コンタクトホールと前記ダミーパターンとを形成する工程と、

前記第 1 の埋め込み配線の上層に、前記コンタクトホールと前記ダミーパターンに連通する状態で前記第 2 の埋め込み配線を形成するための配線溝を形成する工程と、

前記コンタクトホール、前記ダミーホール及び前記配線溝に配線材料を埋め込む工程と

を有することを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、2つの配線をコンタクトホールで導通させた配線パターンを有する半導体装置及びその製造方法に関する。

【0002】

【従来の技術】

異なる層（上層、下層）に形成された2つの配線を導通（電氣的に接続）させるためのコンタクトホールは、接続の対象となる配線層の幅（配線幅）、及び、コンタクトホール内を流れる電流により、配置される個数が決定される。そのため、通常、相対的に配線幅が広い、幅広配線と呼ばれる配線層を接続対象とした

コンタクトホールは、1つの配線に対して複数個配置される。ただし、配線幅が大きく異なる2つの配線、例えば、幅広配線とそれよりも配線幅が狭い微細配線とを接続する場合(例えば、電源線から電位固定のために、微細配線で引き出す場合など)は、コンタクトホールの個数を微細配線の配線幅に合わせて決定する必要があるため、幅広配線であっても単一のコンタクトホールで接続されることがある。

【0 0 0 3】

一方、配線層を形成する配線材料や、配線層間の絶縁に使用する絶縁材料は、配線ピッチのスケールダウンによる配線遅延対応として、C u (銅) に代表される低抵抗の配線材料や、S i L K, S i O C 等に代表される低誘電体材料へと移行している。低抵抗の配線材料としてのC uは、これまで配線材料として広く用いられてきたA l (アルミニウム) よりもエレクトロマイグレーション耐性に優れるとの報告もある。ただし、C uを使って微細配線に形成する場合は、ドライエッチング方法において、下地となる絶縁膜に対して高い選択比でC uをエッチングする適当なガスが存在しないため、ダマシン法によって埋め込み配線を形成するのが一般的である。特に、絶縁層に形成したコンタクトホールと、埋め込み配線の形成部位となる配線溝とを同時に埋め込むデュアルダマシン法は、リソグラフィでの合わせマージンの拡大、及び、工程短縮化の観点で有望である。C uによる埋め込み配線の形成方法に関しては、例えば、下記特許文献1に記載されたものが知られている。

【0 0 0 4】

【特許文献1】

特開平1 0 - 1 5 4 7 0 9 号公報

【0 0 0 5】

【発明が解決しようとする課題】

しかしながら、配線材料としてC uを用いた場合は、以下のような不具合があった。すなわち、図1 9 (A), (B) に示すように、下層の幅広配線4 0 1 と上層の微細配線4 0 2 とをコンタクトホール4 0 3 で導通させた配線パターンを有する半導体装置を用いて、配線信頼性評価としての高温放置試験を行った場合

に、配線抵抗が上昇し、最終的には電氣的接続（導通）が遮断される現象が確認された。また、この現象の不良部分を解析した結果、コンタクトホール 4 0 3 下の幅広配線 4 0 1 側で Cu の消失部分 4 0 4 が確認された。この例では、幅広配線 4 0 1 がコンタクトホール 4 0 3 の下に形成されているが、幅広配線がコンタクトホールの上に形成される場合にも同様の現象が確認されている。すなわち、図 2 0 (A), (B) に示すように、上層の幅広配線 5 0 1 と下層の微細配線 5 0 2 とをコンタクトホール 5 0 3 で導通させた配線パターンを有する半導体装置を用いて、配線信頼性評価としての高温放置試験を行った場合に、コンタクトホール 5 0 3 の内部で Cu の消失部分 5 0 4 が確認された。

【 0 0 0 6 】

このような Cu の消失は、特に、幅広配線と微細配線を一つのコンタクトホールで導通させる場合に、幅広配線の配線幅とコンタクトホールの開孔径の寸法関係が、ある範囲の条件を満たしたときに発生しやすくなる。本発明者による実験では、配線の幅が $1.0 \mu\text{m}$ で、これにつながるコンタクトホールの開孔径が直径 $0.14 \mu\text{m}$ のときに、Cu の消失が見られた。そのため、Cu の消失を避けるには、そうした条件を満たさないように幅広配線とコンタクトホールとの寸法関係を設定することが有効である。ただし、配線パターンを設計するうえでは様々な制約条件が重なるため、Cu の消失を避けることを優先して幅広配線とコンタクトホールとの寸法関係を最適化するのは極めて困難である。

【 0 0 0 7 】

現在のところ、Cu 消失のメカニズムは明確になっていないが、例えば、技術論文誌「IRPS(International Reliability Physics Symposium)2002」の論文名「stress-Induced Voiding Under Vias Connected To Wide Cu Metal Leads」(p.312_321)でも報告されているように、ストレスマイグレーションによる Cu の消失、すなわち Cu 膜のグレイン(grain)成長に伴って生じる空孔が、配線層と絶縁膜の熱膨張係数差に伴うストレスや、絶縁膜自体のストレスの影響により、相対的に密着性の低い部分（ストレスが開放された部分）に集中し、結果的に Cu の消失を引き起こすと考えられる。

【 0 0 0 8 】

本発明は、上記課題を解決するためになされたもので、その目的とするところは、配線材料にCuを用いて、幅広配線と微細配線をコンタクトホールで導通させる場合に、Cuの消失を防止することができる半導体装置の製造方法とこれによって得られる半導体装置を提供することにある。

【0009】

【課題を解決するための手段】

本発明に係る半導体装置は、第1の埋め込み配線と、この第1の埋め込み配線と異なる層に形成された第2の埋め込み配線と、これら第1の埋め込み配線と第2の埋め込み配線とを導通させるために第1の埋め込み配線と第2の埋め込み配線との間に形成されるとともに、孔内に配線材料が埋め込まれたコンタクトホールと、このコンタクトホールの近傍でコンタクトホールと異なる開孔径をもって第1の埋め込み配線に連通するように形成されるとともに、孔内に配線材料が埋め込まれたダミーホールとを備えるものである。

【0010】

この半導体装置においては、コンタクトホールの近傍で第1の埋め込み配線に連通するようにダミーホールが形成されるとともに、このダミーホールがコンタクトホールと異なる開口径をもって形成された構成となっているため、実際にこの半導体装置を製造する場合にコンタクトホールとダミーホールの開孔径の違いを利用したプロセスの採用により、配線材料の消失箇所をダミーホールの形成箇所に集中させることが可能となる。

【0011】

例えば、第2の埋め込み配線が第1の埋め込み配線の上層に形成されるとともに、ダミーホールがコンタクトホールよりも大きな開孔径をもって第1の埋め込み配線上に形成される場合は、その製造過程で、第1の埋め込み配線上にコンタクトホールとダミーホールをエッチングで同時に形成（孔開け）するときにエッチングレートの違いを利用してダミーホール下の第1の埋め込み配線部分だけにエッチングダメージを与えて配線材料との密着性を悪化させることにより、Cu消失による空孔をダミーホール下に集中的に発生させることが可能となる。

【0012】

また、第2の埋め込み配線が第1の埋め込み配線の上層に形成されるとともに、ダミーホールがコンタクトホールよりも小さな開孔径をもって第1の埋め込み配線下に形成される場合や、第2の埋め込み配線が第1の埋め込み配線の下層に形成されるとともに、ダミーホールがコンタクトホールよりも小さな開口径をもって第1の埋め込み配線上に形成される場合、あるいは第2の埋め込み配線が第1の埋め込み配線の上層に形成されるとともに、ダミーホールがコンタクトホールよりも小さな開孔径をもって第1の埋め込み配線上に形成される場合は、それぞれの製造過程で、ダミーホールの開孔径を配線材料の埋め込み不良が生じる大きさに設定してダミーホールを形成することにより、実際にダミーホールに配線材料を埋め込んだときに埋め込み不良が発生するため、Cu消失による空孔をダミーホールの埋め込み不良部分に集中的に発生させることが可能となる。

【0013】

また本発明は、第1の埋め込み配線と、この第1の埋め込み配線の上層に形成された第2の埋め込み配線と、これら第1の埋め込み配線と第2の埋め込み配線とを導通させるために第1の埋め込み配線と第2の埋め込み配線との間に形成されるとともに、孔内に配線材料が埋め込まれたコンタクトホールと、このコンタクトホールの近傍でコンタクトホールよりも大きな開孔径をもって第1の埋め込み配線上に形成されるとともに、孔内に配線材料が埋め込まれたダミーホールとを備える半導体装置の製造方法であって、第1の埋め込み配線を形成する工程と、第1の埋め込み配線上に拡散防止膜を介して絶縁膜を形成した後、この絶縁膜にコンタクトホールとダミーホールとをエッチングによって同時に形成することにより、ダミーホールの底部で第1の埋め込み配線の表面を露出させる工程と、コンタクトホールとダミーホールに配線材料を埋め込む工程とを有するものである。

【0014】

この半導体装置の製造方法においては、第1の埋め込み配線上の絶縁膜にコンタクトホールとダミーホールとをエッチングによって同時に形成すると、開孔径の大小関係によるエッチングレートの違いによってダミーホールがコンタクトホールよりも深くなるため、コンタクトホールの底部で第1の埋め込み配線の表面

を露出させずに、ダミーホール底部で第1の埋め込み配線の表面を露出させ、そこにエッチングダメージを与えることが可能となる。したがって、その後、コンタクトホールとダミーホールに配線材料を埋め込んだときには、コンタクトホール底部で配線材料との密着性を相対的に上げる一方、ダミーホール底部で配線材料との密着性を相対的に下げることが可能となる。その結果、Cu消失による空孔をダミーホール下に集中的に発生させることが可能となる。

【0015】

また本発明は、第1の埋め込み配線と、この第1の埋め込み配線の上層に形成された第2の埋め込み配線と、これら第1の埋め込み配線と第2の埋め込み配線とを導通させるために第1の埋め込み配線と第2の埋め込み配線との間に形成されるとともに、孔内に配線材料が埋め込まれたコンタクトホールと、このコンタクトホールの近傍でコンタクトホールよりも小さな開孔径をもって第1の埋め込み配線下に形成されるとともに、孔内に配線材料が埋め込まれたダミーホールとを備える半導体装置の製造方法であって、第1の埋め込み配線を形成するための配線溝を形成するとともに、当該配線溝の下に配線材料の埋め込み不良が生じる大きさでダミーホールを形成する工程と、ダミーホールと配線溝に配線材料を埋め込む工程と、配線材料の埋め込みによって形成された第1の埋め込み配線上にコンタクトホールを形成した後、コンタクトホールに配線材料を埋め込む工程とを有するものである。

【0016】

この半導体装置の製造方法においては、第1の埋め込み配線を形成するための配線溝の下に、配線材料の埋め込み不良が生じる大きさでダミーホールを形成するため、このダミーホールに配線材料を埋め込むときにダミーホール内に埋め込み不良が発生することになる。したがって、かかる製造方法によって得られた半導体装置では、Cu消失による空孔をダミーホール内の埋め込み不良部分に集中的に発生させ、コンタクトホールでのCu消失を回避することが可能となる。

【0017】

また本発明は、第1の埋め込み配線と、この第1の埋め込み配線の下層に形成された第2の埋め込み配線と、これら第1の埋め込み配線と第2の埋め込み配線

とを導通させるために第1の埋め込み配線と第2の埋め込み配線との間に形成されるとともに、孔内に配線材料が埋め込まれたコンタクトホールと、このコンタクトホールの近傍でコンタクトホールよりも小さな開孔径をもって第1の埋め込み配線下に形成されるとともに、孔内に配線材料が埋め込まれたダミーホールとを備える半導体装置の製造方法であって、第2の埋め込み配線を形成する工程と、ダミーホールに配線材料を埋め込むときに埋め込み不良が生じる大きさと、第2の埋め込み配線上にコンタクトホールとダミーホールとを形成する工程と、コンタクトホールとダミーホールに連通する状態で第1の埋め込み配線を形成するための配線溝を形成する工程と、コンタクトホール、ダミーホール及び配線溝に配線材料を埋め込む工程とを有するものである。

【0018】

この半導体装置の製造方法においては、第2の埋め込み配線上にコンタクトホールとダミーホールとを形成するときに、配線材料の埋め込み不良が生じる大きさとダミーホールを形成するため、このダミーホールに配線材料を埋め込むときにダミーホール内に埋め込み不良が発生することになる。したがって、かかる製造方法によって得られた半導体装置では、Cu消失による空孔をダミーホール内の埋め込み不良部分に集中的に発生させ、コンタクトホールでのCu消失を回避することが可能となる。

【0019】

また本発明は、第1の埋め込み配線と、この第1の埋め込み配線の上層に形成された第2の埋め込み配線と、これら第1の埋め込み配線と第2の埋め込み配線とを導通させるために第1の埋め込み配線と第2の埋め込み配線との間に形成されるとともに、孔内に配線材料が埋め込まれたコンタクトホールと、このコンタクトホールの近傍でコンタクトホールよりも小さな開孔径をもって第1の埋め込み配線上に形成されるとともに、孔内に配線材料が埋め込まれたダミーホールとを備える半導体装置の製造方法であって、第1の埋め込み配線を形成する工程と、ダミーホールに配線材料を埋め込むときに埋め込み不良が生じる大きさと、第1の埋め込み配線上にコンタクトホールとダミーパターンとを形成する工程と、第1の埋め込み配線の上層に、コンタクトホールとダミーパターンに連通する状

態で第 2 の埋め込み配線を形成するための配線溝を形成する工程と、コンタクトホール、ダミーホール及び配線溝に配線材料を埋め込む工程とを有するものである。

【 0 0 2 0 】

この半導体装置の製造方法においては、第 1 の埋め込み配線上にコンタクトホールとダミーパターンとを形成するときに、配線材料の埋め込み不良が生じる大ききでダミーホールを形成するため、このダミーホールに配線材料を埋め込むときにダミーホール内に埋め込み不良が発生することになる。したがって、かかる製造方法によって得られた半導体装置では、C u 消失による空孔をダミーホール内の埋め込み不良部分に集中的に発生させ、コンタクトホールでの C u 消失を回避することが可能となる。

【 0 0 2 1 】

【発明の実施の形態】

以下、本発明の実施の形態について図面を参照しつつ詳細に説明する。

【 0 0 2 2 】

〔第 1 実施形態〕

本発明の第 1 実施形態に係る半導体装置の製造方法とこれによって得られる半導体装置の構成について、図 1 ～図 6 を用いて説明する。

【 0 0 2 3 】

先ず、図 1 (A) に示すように、シリコン基板 1 0 0 上に所定の素子等（不図示）を形成するとともに、このシリコン基板 1 0 0 を例えば S i O₂ からなる絶縁膜 1 0 1 で被覆した状態で、絶縁膜 1 0 1 上に所望の配線パターンにしたがって第 1 の埋め込み配線を形成するための配線溝 1 0 2 を形成する。配線溝 1 0 2 の形成は、第 1 の埋め込み配線と同じ層に形成される他の配線部分の溝加工と同時に、周知のリソグラフィ法及びエッチング法を用いて行う。また、配線溝 1 0 2 の深さは、例えば 2 0 0 n m とする。

【 0 0 2 4 】

次に、図 1 (B) に示すように、絶縁膜 1 0 1 上に配線層を形成するため、例えば T a （タンタル）からなるバリアメタル 1 0 3 を絶縁膜 1 0 1 の表面（全面

）に被覆形成した後、このバリアメタル103を介して絶縁膜101上にCu配線材料104を堆積することにより、上記配線溝102をCu配線材料104で埋め込む。Cu配線材料104による埋め込みは、例えば、バリアメタル103の上にスパッタリング法でCuのシード層を80nmの厚みで成膜した後、電界めっき法でCuのめっき層を700nmの厚みで堆積することにより行う。ちなみに、Cuの埋め込み技術としては、気相成長法（CVD法）を採用することもできる。

【0025】

次いで、図1（C）に示すように、余分なCu配線材料104をCMP（化学的機械研磨）法により研磨して取り除くことにより、絶縁膜101の表面を露出させる。これにより、配線溝102やこれと同層の溝部分だけにCu配線材料104が埋め込まれた状態が残る。この時点で、配線溝102にバリアメタル103を介してCu配線材料104が埋め込まれた状態で第1の埋め込み配線105が形成される。第1の埋め込み配線105は、後述する第2の埋め込み配線よりも配線幅が広い幅広配線として形成される。

【0026】

続いて、図2（A）に示すように、Cuの拡散防止膜106として絶縁膜101及び第1の埋め込み配線105の上にSiC膜を50nmの厚みで成膜した後、第1の埋め込み配線105が形成されている配線層とその上層に形成される配線層とを絶縁するための絶縁層（層間絶縁膜）107を例えば600nmの厚みで成膜する。

【0027】

次いで、図2（B）に示すように、第1の埋め込み配線105上で絶縁膜107にリソグラフィ法及びエッチング法によってコンタクトホール108とダミーホール109とを同時に形成することにより、ダミーホール109の底部で第1の埋め込み配線105の表面を露出させる。このとき、コンタクトホール108の近傍にダミーホール109が位置するように、例えば、孔の中心ピッチで1μmほど離してコンタクトホール108とダミーホール109を1つずつ形成する。

【0028】

ここで、本明細書において、「コンタクトホール」とは、互いに異なる層に形成された第1の埋め込み配線と第2の埋め込み配線とを導通させるために、当該第1の埋め込み配線と第2の埋め込み配線との間に形成されたものをいう。一方、「ダミーホール」とは、回路動作上はダミーホール内の導電路が分断していても何ら影響を及ぼさないものをいい、より具体的には、ダミーホールに配線材料を埋め込んだ状態で、それ自体が第1の埋め込み配線以外にどこにも接続されずに電氣的に浮いた状態で形成されたもの、又は第1の埋め込み配線以外の配線に接続されているが、その接続先の配線が電氣的に浮いた状態のダミー配線であるもの、あるいは第1の埋め込み配線と第2の埋め込み配線との間にコンタクトホールとともに形成されたものをいう。また、「コンタクトホールの近傍」とは、例えば、このコンタクトホールの中心から、当該コンタクトホールの開孔径を20倍した寸法範囲内をいう。また、「コンタクトホールの近傍」では、このコンタクトホールに最も近接する位置に「ダミーホール」が形成されることが望ましい。

【0029】

ここで、プラズマエッチングなどのドライエッチング法により絶縁膜107に孔開け加工する場合は、その前のレジストパターンニングによるパターン形状に合わせて、コンタクトホール108よりも大きな開孔径をもってダミーホール109を形成することにより、コンタクトホール108よりもダミーホール109の方がエッチングレートが大きくなる。

【0030】

以下に、孔開け加工に適用するエッチング条件の一例を示す。

C₄F₈ガス流量: 2 sccm

A r ガス流量: 1000 sccm

N₂ガス流量: 160 sccm

このエッチング条件では、通常使用するエッチング条件に対して、エッチングに寄与するC₄F₈ガス流量を相対的に減じることにより、開孔径に対するエッチングレートの依存性を大きくした。また、ダミーホール109の開孔径は、下層

に位置する第1の埋め込み配線105の表面がエッチングによって露出するように、例えば $0.2\mu\text{m}$ に設定した。

【0031】

このような条件でコンタクトホール108とダミーホール109とを同時にエッチングすると、必然的にダミーホール109の方がコンタクトホール108よりも深く形成される。したがって、エッチング時間等を適宜調整することにより、上記図2(B)に示すように、コンタクトホール108の底部では拡散防止膜106が残存していて第1の埋め込み配線105の表面が露出せず、ダミーホール109の底部では拡散防止膜106が除去（エッチング）されて第1の埋め込み配線105の表面が露出した状態が得られる。この状態では第1の埋め込み配線105の露出部がダミーホール109を通して大きなエッチングダメージを受けることになる。

【0032】

続いて、図3(A)に示すように、絶縁膜107上にレジスト110を塗布することにより、コンタクトホール108とダミーホール109とをレジスト110で埋め込んだ後、このレジスト110の上に別のレジスト111を塗布してパターンニングする。

【0033】

次いで、図3(B)に示すように、レジスト111のパターンをマスクとして、レジスト110と絶縁膜107をエッチング法により溝加工することにより、第2の埋め込み配線を形成するための配線溝112を例えば 300nm の深さで形成した後、絶縁膜107上に残っているレジスト110、111を除去する。次いで、コンタクトホール108の底部に残存している拡散防止膜106をエッチングで除去することにより、コンタクトホール108の底部に第1の埋め込み配線105の表面を露出させる。これにより、コンタクトホール108とダミーホール109が共に第1の埋め込み配線105に連通した状態となる。

【0034】

次に、図4(A)に示すように、絶縁膜107上に配線層を形成するため、例えば上記同様にTaからなるバリアメタル113を絶縁膜107の表面（一部は

第1の埋め込み配線105の表面)に被覆形成した後、このバリアメタル113を介して絶縁膜107上にCu配線材料114を堆積することにより、上記配線溝112と同時にコンタクトホール108とダミーホール109をCu配線材料114で埋め込む。Cu配線材料114による埋め込みは、例えば、バリアメタル113の上にスパッタリング法でCuのシード層を80nmの厚みで成膜した後、電界めっき法でCuのめっき層を800nmの厚みで堆積することにより行う。

【0035】

次いで、図4(B)に示すように、余分なCu配線材料114をCMP法により研磨して取り除くことにより、絶縁膜107の表面を露出させる。これにより、配線溝112やこれと同層の溝部分だけにCu配線材料114が埋め込まれた状態が残る。この時点で、配線溝112にバリアメタル113を介してCu配線材料114が埋め込まれた状態で第2の埋め込み配線115が形成される。第2の埋め込み配線115は、前述した第1の埋め込み配線105の上層に、当該第1の埋め込み配線105よりも配線幅が狭い微細配線として形成される。

【0036】

続いて、図5に示すように、Cuの拡散防止膜116として絶縁膜107及び第2の埋め込み配線115の上にSiC膜を50nmの厚みで成膜する。これにより、シリコン基板100上の配線パターンを平面的に透視して見ると、図6に示すように、第1の埋め込み配線105の上層に第2の埋め込み配線115が重なった状態で形成されるとともに、第2の埋め込み配線115の端部に当該第2の埋め込み配線115の配線幅とほぼ同じ径でコンタクトホール108が形成される。また、第1の埋め込み配線105上では、コンタクトホール108とダミーホール109が互いに隣り合うように形成される。以後、上記同様の手順で絶縁層、配線層等を形成することにより、シリコン基板100上に多層配線を形成することができる。なお、ここでは、第2の埋め込み配線115と同層の配線パターンDp(図6)でダミーホール109を覆うように形成しているが、この配線パターンDpは回路動作に何ら寄与しないダミーの配線パターンであって、無くてもかまわない。

【0037】

このようにして得られた半導体装置においては、第1の埋め込み配線105の上層に第2の埋め込み配線115が形成されるとともに、これら第1の埋め込み配線105と第2の埋め込み配線115との間にコンタクトホール108が形成され、かつ第1の埋め込み配線105上でダミーホール109がコンタクトホール108よりも大きな開孔径をもって形成された状態となる。また、コンタクトホール108とダミーホール109の各孔内に、それぞれCu配線材料104, 114（図1、図4参照）が埋め込まれた状態となる。

【0038】

かかる構成の半導体装置にあっては、コンタクトホール108と第1の埋め込み配線108との物理的な接続部分と、ダミーホール109と第1の埋め込み配線108との物理的な接続部分とで、それぞれの密着性を相対的に比較した場合、前者の方が後者よりも密着性が高くなる（強固になる）。この理由としては、エッチングによる孔開け加工において、ダミーホール109の底部に第1の埋め込み配線105の表面が露出し、この露出部がエッチングで大きなダメージを受けて密着性が悪化するためであると考えられる。これに対して、ストレスマイグレーションによるCuの消失（空孔）は、密着性が低い部分を起点に集中的に発生する。そのため、上記構成の半導体装置の場合は、上記図5に示すように、第1の埋め込み配線105上でダミーホール109の底部に、Cu消失による空孔117が集中的に発生することになる。これにより、ダミーホール109での空孔117の発生によってストレスが開放されるため、ダミーホール109の近傍に位置するコンタクトホール108の内部や、このコンタクトホール108と第1の埋め込み配線105との接続部分、及びコンタクトホール108と第2の埋め込み配線115との接続部分では、Cuの消失による空孔の発生を確実に回避することができる。その結果、第1の埋め込み配線105と第2の埋め込み配線115との間で配線抵抗の上昇や断線不良の発生を未然に防止し、第1の埋め込み配線105と第2の埋め込み配線115との導通状態を良好に維持することができる。

【0039】

ちなみに、本発明の第1実施形態に係る半導体装置を用いて、200℃、1000時間の高温放置試験を行ったところ、ダミーホール109の底部ではCuの消失による空孔が確認されたものの、導通を確保すべきコンタクトホール108の内部や、このコンタクトホール108につながる第1の埋め込み配線105の接続部分及び第2の埋め込み配線115の接続部分で、Cuの消失が見られなかった。

【0040】

[第2実施形態]

本発明の第2実施形態に係る半導体装置の製造方法とこれによって得られる半導体装置の構成について、図7～図12を用いて説明する。

【0041】

先ず、図7(A)に示すように、シリコン基板200上に所定の素子等（不図示）を形成するとともに、このシリコン基板200を例えばSiO₂からなる絶縁膜201で被覆した状態で、絶縁膜201上に所望の配線パターンにしたがって第1の埋め込み配線を形成するための配線溝202を形成するとともに、この配線溝202の下に当該配線溝202に連通する状態でダミーホール203を1つ形成する。配線溝202の形成は、第1の埋め込み配線と同じ層に形成される他の配線部分の溝加工と同時に、周知のリソグラフィ法及びエッチング法を用いて行う。また、配線溝202の深さは、例えば300nmとする。一方、ダミーホール203については、配線溝202内に開孔するように形成するとともに、後述するCu配線材料をダミーホール203に埋め込むときに、配線材料の埋め込み不良（ボイド）が生じる大きさ（例えば、0.12μm）で形成する。つまり、後述するCu配線材料の埋め込み時に、ダミーホール203内で意図的に埋め込み不良を発生させるように、ダミーホール203の開孔径を設定する。配線材料の埋め込み不良は、ダミーホール203の深さが深くなるほど（アスペクト比が大きくなるほど）発生しやすなる。そのため、Cu配線材料の埋め込み不良が生じる大きさ（開孔径）は、ダミーホール203の深さとの関係で設定する必要がある。

【0042】

次に、図7 (B) に示すように、絶縁膜201上に配線層を形成するため、例えばTa (タンタル) からなるバリアメタル204を絶縁膜201の表面 (全面) に被覆形成した後、このバリアメタル204を介して絶縁膜201上にCu配線材料205を堆積することにより、上記配線溝202とダミーホール203をCu配線材料205で埋め込む。Cu配線材料205による埋め込みは、例えば、バリアメタル204の上にスパッタリング法でCuのシード層を80nmの厚みで成膜した後、電界めっき法でCuのめっき層を700nmの厚みで堆積することにより行う。このとき、ダミーホール203の内部では、その孔径が小さい (アスペクト比が大きい) ことに起因してCu配線材料205の埋め込み性が低くなる。そのため、ダミーホール203内がCu配線材料205で完全に埋め込まれず、結果としてダミーホール203の内部にボイド206が発生する。

【0043】

次いで、図7 (C) に示すように、余分なCu配線材料205をCMP法により研磨して取り除くことにより、絶縁膜201の表面を露出させる。これにより、ダミーホール203や配線溝202、さらには配線溝202と同層の溝部分だけにCu配線材料205が埋め込まれた状態が残る。この時点で、配線溝202にバリアメタル204を介してCu配線材料205が埋め込まれた状態で第1の埋め込み配線207が形成される。第1の埋め込み配線207は、後述する第2の埋め込み配線よりも配線幅が広い幅広配線として形成される。また、第1の埋め込み配線207の下にダミーホール203が形成される。

【0044】

続いて、図8 (A) に示すように、Cuの拡散防止膜208として絶縁膜201及び第1の埋め込み配線207の上にSiC膜を50nmの厚みで成膜した後、第1の埋め込み配線207が形成されている配線層とその上層に形成される配線層とを絶縁するための絶縁層 (層間絶縁膜) 209を例えば600nmの厚みで成膜する。

【0045】

次いで、図8 (B) に示すように、第1の埋め込み配線207上で絶縁膜209にリソグラフィ法及びエッチング法 (ドライエッチング) によってコンタクト

ホール 210 を 1 つ形成する。このとき、コンタクトホール 210 の近傍にダミーホール 203 が位置するように、ダミーホール 203 から中心ピッチで $1\ \mu\text{m}$ ほど離れたところにコンタクトホール 210 を形成する。また、コンタクトホール 210 の底部では拡散防止膜 208 が残存していて第 1 の埋め込み配線 207 の表面が露出しない状態とする。

【0046】

続いて、図 9 (A) に示すように、絶縁膜 209 上にレジスト 211 を塗布することにより、コンタクトホール 210 をレジスト 211 で埋め込んだ後、このレジスト 211 0 の上に別のレジスト 212 を塗布してパターンニングする。

【0047】

次いで、図 9 (B) に示すように、レジスト 212 のパターンをマスクとして、レジスト 211 と絶縁膜 209 をエッチング法により溝加工することにより、第 2 の埋め込み配線を形成するための配線溝 213 を例えば $300\ \text{nm}$ の深さで形成した後、絶縁膜 209 上に残っているレジスト 211, 212 を除去する。次いで、コンタクトホール 210 の底部に残存している拡散防止膜 208 をエッチングで除去することにより、コンタクトホール 210 の底部に第 1 の埋め込み配線 207 の表面を露出させる。これにより、第 1 の埋め込み配線 207 上に当該第 1 の埋め込み配線 207 に連通する状態でコンタクトホール 210 が形成される。

【0048】

次に、図 10 (A) に示すように、絶縁膜 209 上に配線層を形成するため、例えば上記同様に Ta からなるバリアメタル 214 を絶縁膜 209 の表面（一部は第 1 の埋め込み配線 105 の表面）に被覆形成した後、このバリアメタル 214 介して絶縁膜 209 上に Cu 配線材料 215 を堆積することにより、上記配線溝 213 を Cu 配線材料 215 で埋め込む。Cu 配線材料 215 による埋め込みは、例えば、バリアメタル 214 の上にスパッタリング法で Cu のシード層を $80\ \text{nm}$ の厚みで成膜した後、電界めっき法で Cu のめっき層を $800\ \text{nm}$ の厚みで堆積することにより行う。

【0049】

次いで、図10（B）に示すように、余分なCu配線材料215をCMP法により研磨して取り除くことにより、絶縁膜209の表面を露出させる。これにより、配線溝213やこれと同層の溝部分だけにCu配線材料215が埋め込まれた状態が残る。この時点で、配線溝213にバリアメタル214を介してCu配線材料215が埋め込まれた状態で第2の埋め込み配線216が形成される。第2の埋め込み配線216は、前述した第1の埋め込み配線207の上層に、当該第1の埋め込み配線207よりも配線幅が狭い微細配線として形成される。

【0050】

続いて、図11に示すように、Cuの拡散防止膜217として絶縁膜209及び第2の埋め込み配線216の上にSiC膜を50nmの厚みで成膜する。これにより、シリコン基板200上の配線パターンを平面的に透視して見ると、図12に示すように、第1の埋め込み配線207の上層に第2の埋め込み配線216が重なった状態で形成されるとともに、第2の埋め込み配線216の端部に当該第2の埋め込み配線216の配線幅とほぼ同じ径でコンタクトホール210が形成される。また、第1の埋め込み配線207上では、コンタクトホール210とダミーホール203が互いに隣り合うように形成される。以後、上記同様の手順で絶縁層、配線層等を形成することにより、シリコン基板200上に多層配線を形成することができる。

【0051】

このようにして得られた半導体装置においては、第1の埋め込み配線207の上層に第2の埋め込み配線216が形成されるとともに、これら第1の埋め込み配線207と第2の埋め込み配線216との間にコンタクトホール210が形成され、かつ第1の埋め込み配線207下でダミーホール203がコンタクトホール210より小さな開孔径をもって形成された状態となる。また、コンタクトホール210とダミーホール203の各孔内に、それぞれCu配線材料205、215（図7、図10参照）が埋め込まれた状態となる。

【0052】

かかる構成の半導体装置にあっては、ダミーホール203の内部にCu配線材料の埋め込み不良によるボイド206が存在することになるため、ストレスマイ

グレーションによるCuの消失（空孔）がボイド206の部分に集中的に発生する。そのため、上記構成の半導体装置の場合は、上記図11に示すように、ダミーホール203の内部でCuの消失によりボイド206が大きくなるものの、これによってストレスが開放されるため、ダミーホール203の近傍に位置するコンタクトホール210の内部や、このコンタクトホール210と第1の埋め込み配線207との接続部分、及びコンタクトホール210と第2の埋め込み配線216との接続部分では、Cuの消失による空孔の発生を確実に回避することができる。その結果、第1の埋め込み配線207と第2の埋め込み配線216との間で配線抵抗の上昇や断線不良の発生を未然に防止し、第1の埋め込み配線207と第2の埋め込み配線216との導通状態を良好に維持することができる。

【0053】

ちなみに、本発明の第2実施形態に係る半導体装置を用いて、200℃、1000時間の高温放置試験を行ったところ、ダミーホール203内のボイド206は大きくなったものの、導通を確保すべきコンタクトホール210の内部や、このコンタクトホール210につながる第1の埋め込み配線207の接続部分及び第2の埋め込み配線216の接続部分で、Cuの消失が見られなかった。

【0054】

なお、ダミーホール203の開孔径を埋め込み不良が生じる大きさに設定すると、通常のコンタクトホールと比較して、孔開け加工時のエッチングレートが小さくなるため、仮にダミーホール203の下に配線層が存在するとしても、実際にはダミーホール203の底部が下層の配線層まで達しないことが考えられる。そうした場合は、下層の配線パターンを配慮せずにダミーホール203の形成位置を任意に決定することができる。

【0055】

[第3実施形態]

本発明の第3実施形態に係る半導体装置の製造方法とこれによって得られる半導体装置の構成について、図13～図18を用いて説明する。

【0056】

先ず、図13（A）に示すように、シリコン基板300上に所定の素子等（不

図示)を形成するとともに、このシリコン基板300を例えば SiO_2 からなる絶縁膜301で被覆した状態で、絶縁膜301上に所望の配線パターンにしたがって第2の埋め込み配線を形成するための配線溝302を形成する。配線溝302の形成は、第2の埋め込み配線と同じ層に形成される他の配線部分の溝加工と同時に、周知のリソグラフィ法及びエッチング法を用いて行う。また、配線溝302の深さは、例えば300nmとする。

【0057】

次に、図13(B)に示すように、絶縁膜301上に配線層を形成するため、例えばTa(タンタル)からなるバリアメタル303を絶縁膜301の表面(全面)に被覆形成した後、このバリアメタル303を介して絶縁膜301上にCu配線材料304を堆積することにより、上記配線溝302をCu配線材料304で埋め込む。Cu配線材料304による埋め込みは、例えば、バリアメタル303の上にスパッタリング法でCuのシード層を80nmの厚みで成膜した後、電めっき法でCuのめっき層を700nmの厚みで堆積することにより行う。

【0058】

次いで、図13(C)に示すように、余分なCu配線材料304をCMP法により研磨して取り除くことにより、絶縁膜301の表面を露出させる。これにより、配線溝302やこれと同層の溝部分だけにCu配線材料304が埋め込まれた状態が残る。この時点で、配線溝302にバリアメタル303を介してCu配線材料304が埋め込まれた状態で第2の埋め込み配線305が形成される。第2の埋め込み配線305は、後述する第1の埋め込み配線よりも配線幅が狭い微細配線として形成される。

【0059】

続いて、図14(A)に示すように、Cuの拡散防止膜306として絶縁膜301及び第2の埋め込み配線305の上にSiC膜を50nmの厚みで成膜した後、第2の埋め込み配線305が形成されている配線層とその上層に形成される配線層とを絶縁するための絶縁層(層間絶縁膜)307を例えば600nmの厚みで成膜する。

【0060】

次いで、図14 (B) に示すように、第2の埋め込み配線305上で絶縁膜307にリソグラフィ法及びエッチング法によってコンタクトホール308とダミーホール309とを同時に形成する。このとき、コンタクトホール308の近傍にダミーホール309が位置するように、例えば、孔の中心ピッチで $1\mu\text{m}$ ほど離してコンタクトホール308とダミーホール309を1つずつ形成する。また、コンタクトホール308及びダミーホール309の底部では、それぞれ拡散防止膜306が残存していて第2の埋め込み配線305の表面が露出しない状態とする。また、ダミーホール309は、コンタクトホール308よりも大きな開孔径をもって形成する。さらに詳述すると、コンタクトホール308については、後述するCu配線材料をコンタクトホール308に埋め込むときに埋め込み不良（ボイド）が生じない大きさで形成するが、ダミーホール309については、後述するCu配線材料をダミーホール309に埋め込むときに埋め込み不良（ボイド）が生じる大きさ（例えば、 $0.12\mu\text{m}$ ）で形成する。つまり、後述するCu配線材料の埋め込み時に、ダミーホール309内で意図的に埋め込み不良を発生させるように、ダミーホール309の開孔径を設定する。配線材料の埋め込み不良は、ダミーホール309の深さが深くなるほど（アスペクト比が大きくなるほど）発生しやすなる。そのため、Cu配線材料の埋め込み不良が生じる大きさ（開孔径）は、ダミーホール309の深さとの関係で設定する必要がある。

【0061】

続いて、図15 (A) に示すように、絶縁膜307上にレジスト310を塗布することにより、コンタクトホール308とダミーホール309とをレジスト310で埋め込んだ後、このレジスト310の上に別のレジスト311を塗布してパターニングする。

【0062】

次いで、図15 (B) に示すように、レジスト311のパターンをマスクとして、レジスト310と絶縁膜307をエッチング法により溝加工することにより、第1の埋め込み配線を形成するための配線溝312を例えば 300nm の深さで形成した後、絶縁膜307上に残っているレジスト310、311を除去する。次いで、コンタクトホール308及びダミーホール309の底部に残存してい

る拡散防止膜 306 をエッチングで除去することにより、コンタクトホール 308 及びダミーホール 309 の底部に第 2 の埋め込み配線 305 の表面を露出させる。これにより、コンタクトホール 308 とダミーホール 309 が共に第 2 の埋め込み配線 305 に連通した状態となる。

【0063】

次に、図 16 (A) に示すように、絶縁膜 307 上に配線層を形成するため、例えば上記同様に Ta からなるバリアメタル 313 を絶縁膜 307 の表面（一部は第 2 の埋め込み配線 305 の表面）に被覆形成した後、このバリアメタル 313 を介して絶縁膜 307 上に Cu 配線材料 314 を堆積することにより、上記配線溝 312 と同時にコンタクトホール 308 とダミーホール 309 を Cu 配線材料 314 で埋め込む。Cu 配線材料 314 による埋め込みは、例えば、バリアメタル 313 の上にスパッタリング法で Cu のシード層を 80 nm の厚みで成膜した後、電界めっき法で Cu のめっき層を 800 nm の厚みで堆積することにより行う。このとき、ダミーホール 309 の内部では、その孔径が小さい（アスペクト比が大きい）ことに起因して Cu 配線材料 314 の埋め込み性が低くなる。そのため、ダミーホール 309 内が Cu 配線材料 314 で完全に埋め込まれず、結果としてダミーホール 309 の内部にボイド 315 が発生する。

【0064】

次いで、図 16 (B) に示すように、余分な Cu 配線材料 314 を CMP 法により研磨して取り除くことにより、絶縁膜 307 の表面を露出させる。これにより、配線溝 312 やこれと同層の溝部分だけに Cu 配線材料 314 が埋め込まれた状態が残る。この時点で、配線溝 312 にバリアメタル 313 を介して Cu 配線材料 314 が埋め込まれた状態で第 1 の埋め込み配線 316 が形成される。第 1 の埋め込み配線 316 は、前述した第 2 の埋め込み配線 305 の上層に、当該第 2 の埋め込み配線 305 よりも配線幅が広い幅広配線として形成される。

【0065】

続いて、図 17 に示すように、Cu の拡散防止膜 317 として絶縁膜 307 及び第 1 の埋め込み配線 316 の上に SiC 膜を 50 nm の厚みで成膜する。これにより、シリコン基板 300 上の配線パターンを平面的に透視して見ると、図

18に示すように、第2の埋め込み配線305の上層に第1の埋め込み配線316が重なった状態で形成されるとともに、その重なり部分にコンタクトホール308とダミーホール309が互いに隣り合うように形成される。以後、上記同様の手順で絶縁層、配線層等を形成することにより、シリコン基板300上に多層配線を形成することができる。

【0066】

このようにして得られた半導体装置においては、第1の埋め込み配線316の下層に第1の埋め込み配線305が形成されるとともに、これら第1の埋め込み配線316と第2の埋め込み配線305との間にコンタクトホール308とダミーホール309が形成され、かつ第1の埋め込み配線316下でダミーホール309がコンタクトホール210より小さな開孔径をもって形成された状態となる。また、コンタクトホール308とダミーホール309の各孔内に、それぞれCu配線材料304、314（図13、図16参照）が埋め込まれた状態となる。

【0067】

かかる構成の半導体装置にあつては、ダミーホール309の内部にCu配線材料の埋め込み不良によるボイド315が存在することになるため、ストレスマイグレーションによるCuの消失（空孔）がボイド315の部分に集中的に発生する。そのため、上記構成の半導体装置の場合は、上記図17に示すように、ダミーホール309の内部でCuの消失によりボイド315が大きくなるものの、これによってストレスが開放されるため、ダミーホール309の近傍に位置するコンタクトホール308の内部や、このコンタクトホール308と第1の埋め込み配線316との接続部分、及びコンタクトホール308と第2の埋め込み配線305との接続部分では、Cuの消失による空孔の発生を確実に回避することができる。その結果、第1の埋め込み配線316と第2の埋め込み配線305との間で配線抵抗の上昇や断線不良の発生を未然に防止し、第1の埋め込み配線316と第2の埋め込み配線305との導通状態を良好に維持することができる。

【0068】

ちなみに、本発明の第3実施形態に係る半導体装置を用いて、200℃、1000時間の高温放置試験を行ったところ、ダミーホール309内のボイド315

は大きくなったものの、導通を確保すべきコンタクトホール308の内部や、このコンタクトホール308につながる第1の埋め込み配線316の接続部分及び第2の埋め込み配線305の接続部分で、Cuの消失が見られなかった。

【0069】

なお、ダミーホール309の開孔径を埋め込み不良が生じる大きさに設定すると、通常のコンタクトホールと比較して、孔開け加工時のエッチングレートが小さくなるため、仮にダミーホール309の下に配線層が存在するとしても、実際にはダミーホール309の底部が下層の配線層まで達しないことが考えられる。そうした場合は、下層の配線パターンを配慮せずにダミーホール309の形成位置を任意に決定することができる。

【0070】

また、上記第3実施形態においては、第2の埋め込み配線305を第1の埋め込み配線316の下層に形成する場合を例に挙げて説明したが、これらの上下関係を逆にした場合、すなわち図17において、下層の配線305を第1の埋め込み配線（幅広配線）、上層の配線316を第2の埋め込み配線（微細配線）とした場合でも、上記同様の効果が得られる。この場合、半導体装置の構成としては、第2の埋め込み配線は、第1の埋め込み配線の上層に形成され、ダミーホールは、コンタクトホールよりも小さな開孔径をもって第1の埋め込み配線上に形成されるとなる。また、半導体装置の製造方法としては、各々の配線を形成するための配線溝の幅が変わるだけで、基本的には上記第3実施形態の場合と同様である。すなわち、第1の埋め込み配線を形成する工程と、ダミーホールに配線材料を埋め込むときに埋め込み不良が生じる大きさで、第1の埋め込み配線上にコンタクトホールとダミーホールとを形成する工程と、第1の埋め込み配線の上層に、コンタクトホールとダミーホールに連通する状態で第2の埋め込み配線を形成するための配線溝を形成する工程と、これらコンタクトホール、ダミーホール及び配線溝に配線材料（Cu）を埋め込む工程とを有するものとなる。

【0071】

また、上記第1～第3実施形態においては、第1の埋め込み配線を幅広配線とし、第2の埋め込み配線を微細配線としたが、ストレスマイグレーションによる

Cuの消失は、主に配線幅とホール開孔径の關係に依存し、且つ、プロセスによりコンタクトホール内部で生じるか、また、コンタクトホール底部の下層配線側で発生するが支配される為、第1の埋め込み配線が第2の埋め込み配線よりも幅狭の場合や、第1の埋め込み配線と第2の埋め込み配線の幅が互いに同じ場合でも同様に起こり得る。したがって、本発明は、第1の埋め込み配線の幅と第2の埋め込み配線の幅が相対的にどのような關係であっても適用可能である。

【0072】

【発明の効果】

以上説明したように本発明によれば、低抵抗の配線材料としてCuを用いた場合に、ストレスマイグレーションによるCuの消失を確実に防止し、第1の埋め込み配線と第2の埋め込み配線との導通状態を長期にわたって良好に維持することができる。その結果、信頼性の高い半導体装置を提供することが可能となる。

【図面の簡単な説明】

【図1】

本発明の第1実施形態に係る半導体装置の製造方法とこれによって得られる半導体装置の構成を説明するための図（その1）である。

【図2】

本発明の第1実施形態に係る半導体装置の製造方法とこれによって得られる半導体装置の構成を説明するための図（その2）である。

【図3】

本発明の第1実施形態に係る半導体装置の製造方法とこれによって得られる半導体装置の構成を説明するための図（その3）である。

【図4】

本発明の第1実施形態に係る半導体装置の製造方法とこれによって得られる半導体装置の構成を説明するための図（その4）である。

【図5】

本発明の第1実施形態に係る半導体装置の製造方法とこれによって得られる半導体装置の構成を説明するための図（その5）である。

【図6】

本発明の第 1 実施形態に係る半導体装置の製造方法とこれによって得られる半導体装置の構成を説明するための図（その 6）である。

【図 7】

本発明の第 2 実施形態に係る半導体装置の製造方法とこれによって得られる半導体装置の構成を説明するための図（その 1）である。

【図 8】

本発明の第 2 実施形態に係る半導体装置の製造方法とこれによって得られる半導体装置の構成を説明するための図（その 2）である。

【図 9】

本発明の第 2 実施形態に係る半導体装置の製造方法とこれによって得られる半導体装置の構成を説明するための図（その 3）である。

【図 1 0】

本発明の第 2 実施形態に係る半導体装置の製造方法とこれによって得られる半導体装置の構成を説明するための図（その 4）である。

【図 1 1】

本発明の第 2 実施形態に係る半導体装置の製造方法とこれによって得られる半導体装置の構成を説明するための図（その 5）である。

【図 1 2】

本発明の第 2 実施形態に係る半導体装置の製造方法とこれによって得られる半導体装置の構成を説明するための図（その 6）である。

【図 1 3】

本発明の第 3 実施形態に係る半導体装置の製造方法とこれによって得られる半導体装置の構成を説明するための図（その 1）である。

【図 1 4】

本発明の第 3 実施形態に係る半導体装置の製造方法とこれによって得られる半導体装置の構成を説明するための図（その 2）である。

【図 1 5】

本発明の第 3 実施形態に係る半導体装置の製造方法とこれによって得られる半導体装置の構成を説明するための図（その 3）である。

【図 1 6】

本発明の第 3 実施形態に係る半導体装置の製造方法とこれによって得られる半導体装置の構成を説明するための図（その 4）である。

【図 1 7】

本発明の第 3 実施形態に係る半導体装置の製造方法とこれによって得られる半導体装置の構成を説明するための図（その 5）である。

【図 1 8】

本発明の第 3 実施形態に係る半導体装置の製造方法とこれによって得られる半導体装置の構成を説明するための図（その 6）である。

【図 1 9】

本発明の課題を説明するための図（その 1）である。

【図 2 0】

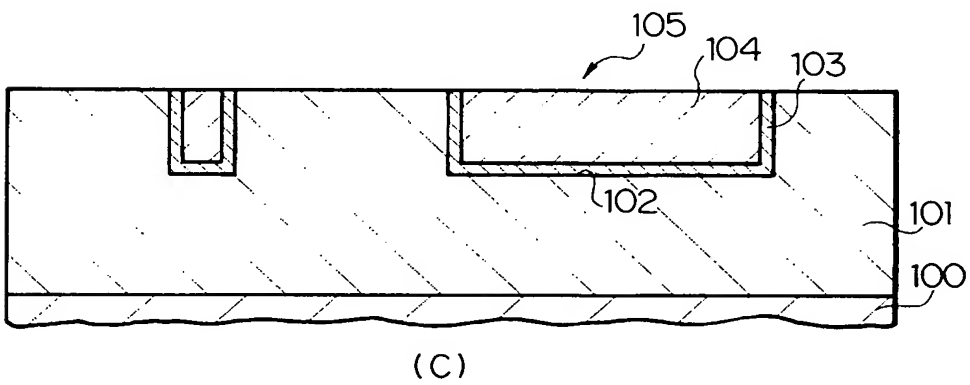
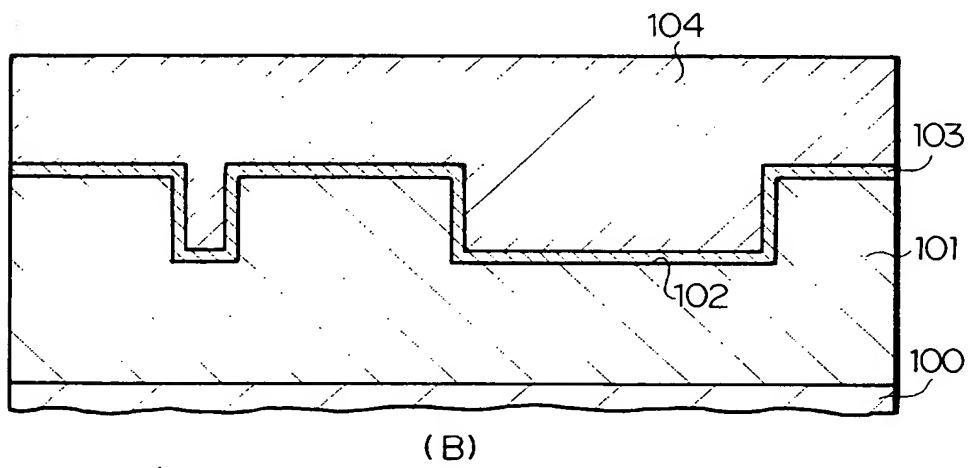
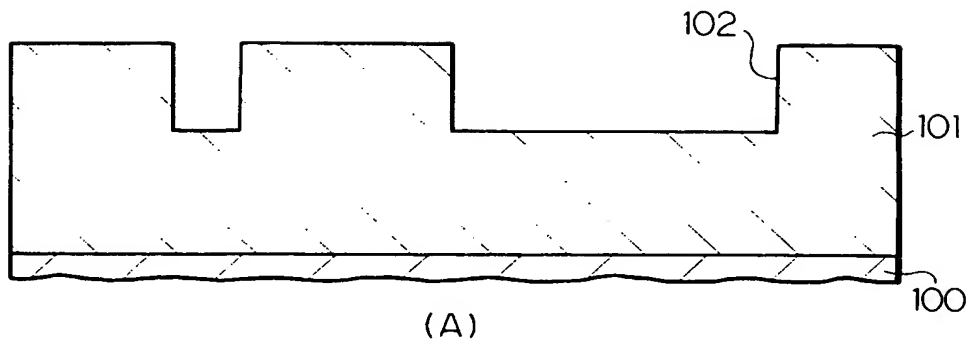
本発明の課題を説明するための図（その 2）である。

【符号の説明】

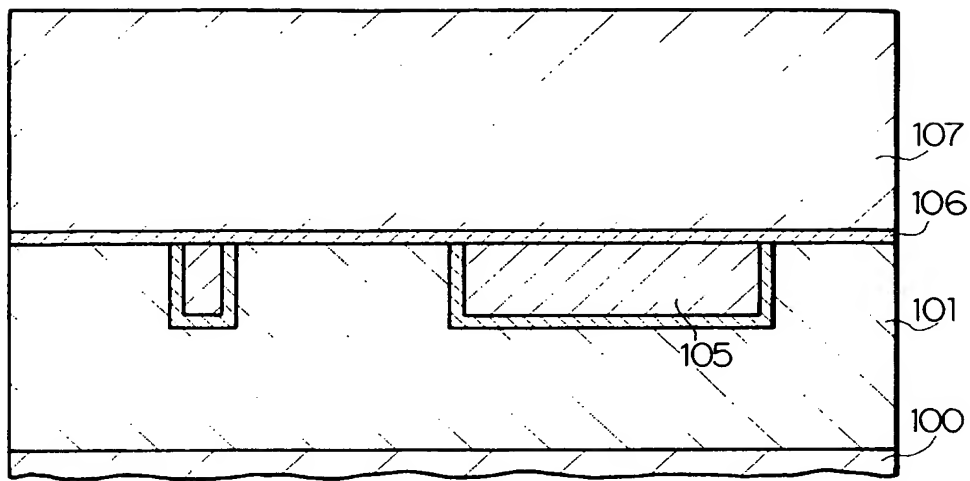
1 0 5…第 1 の埋め込み配線、1 0 8…コンタクトホール、1 0 9…ダミーホール、1 1 5…第 2 の埋め込み配線、2 0 3…ダミーホール、2 0 6…ボイド、2 0 7…第 1 の埋め込み配線、2 1 0…コンタクトホール、2 1 6…第 2 の埋め込み配線、3 0 5…第 2 の埋め込み配線、3 0 8…コンタクトホール、3 0 9…ダミーホール、3 1 5…ボイド、3 1 6…第 1 の埋め込み配線

【書類名】 図面

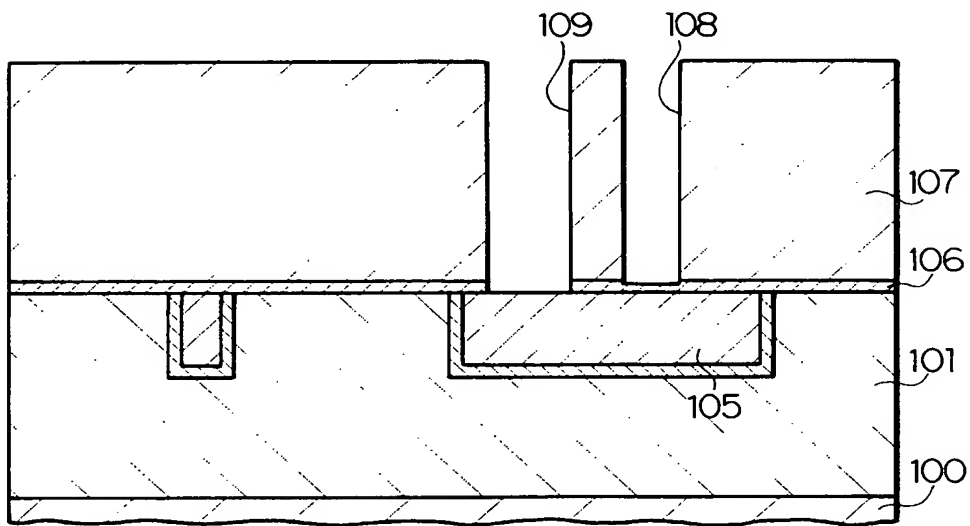
【図 1】



【図 2】

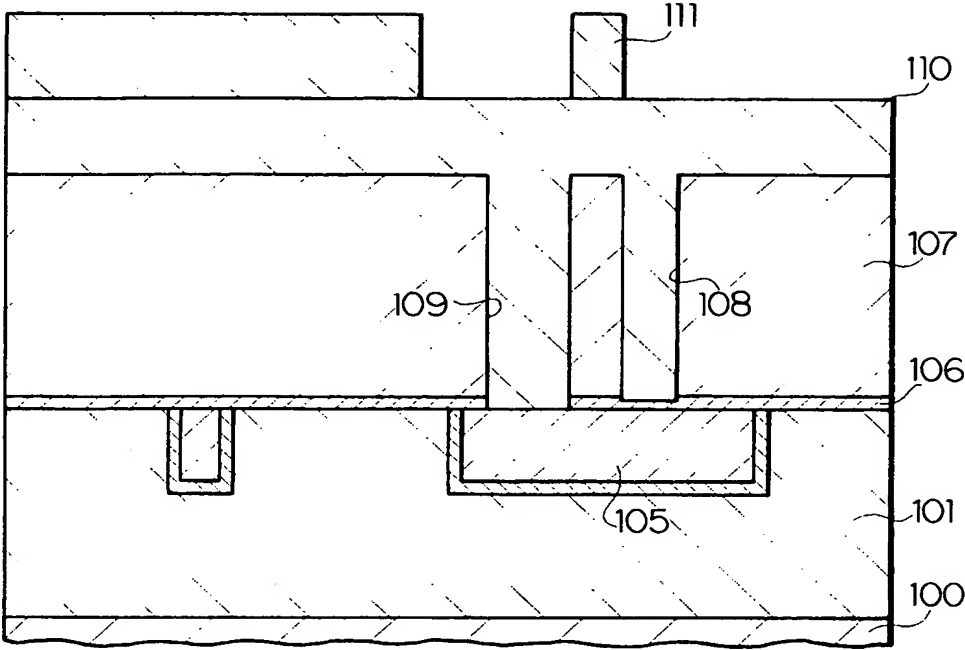


(A)

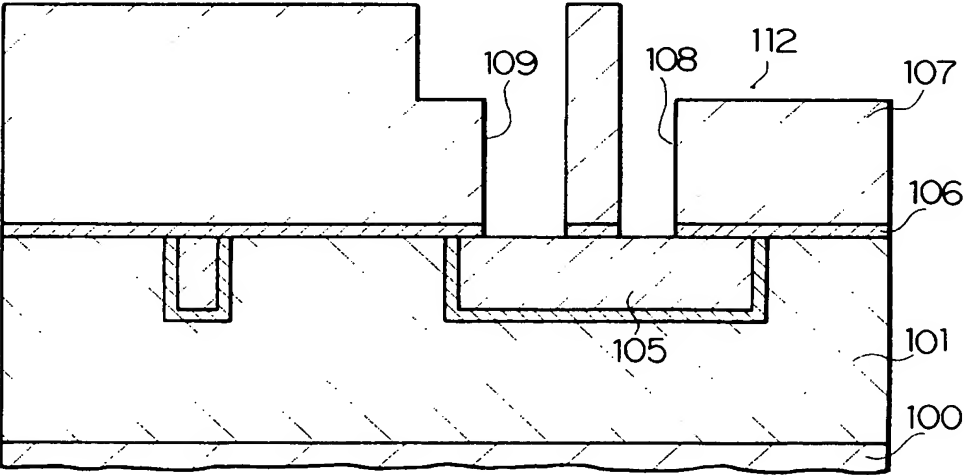


(B)

【図 3】

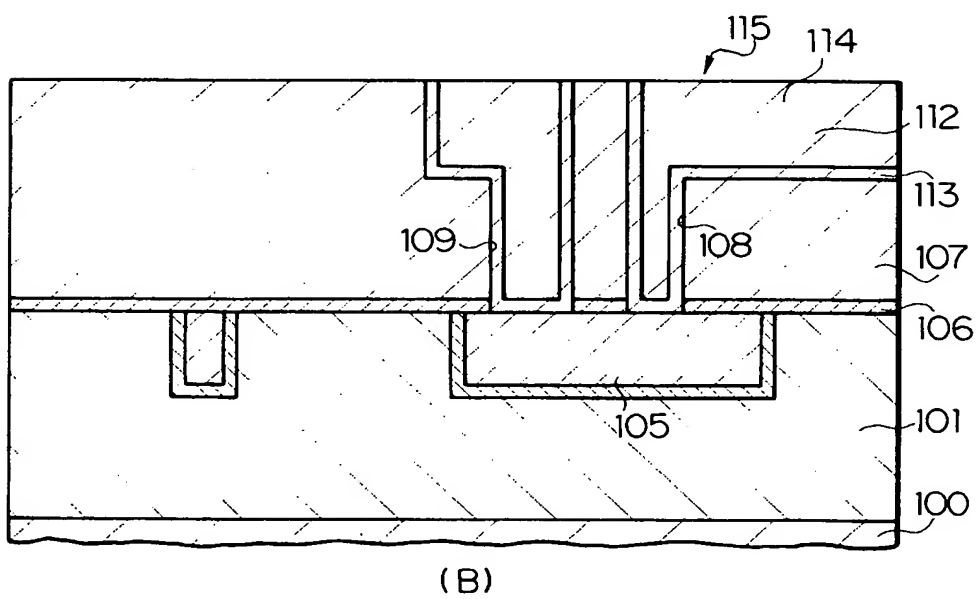
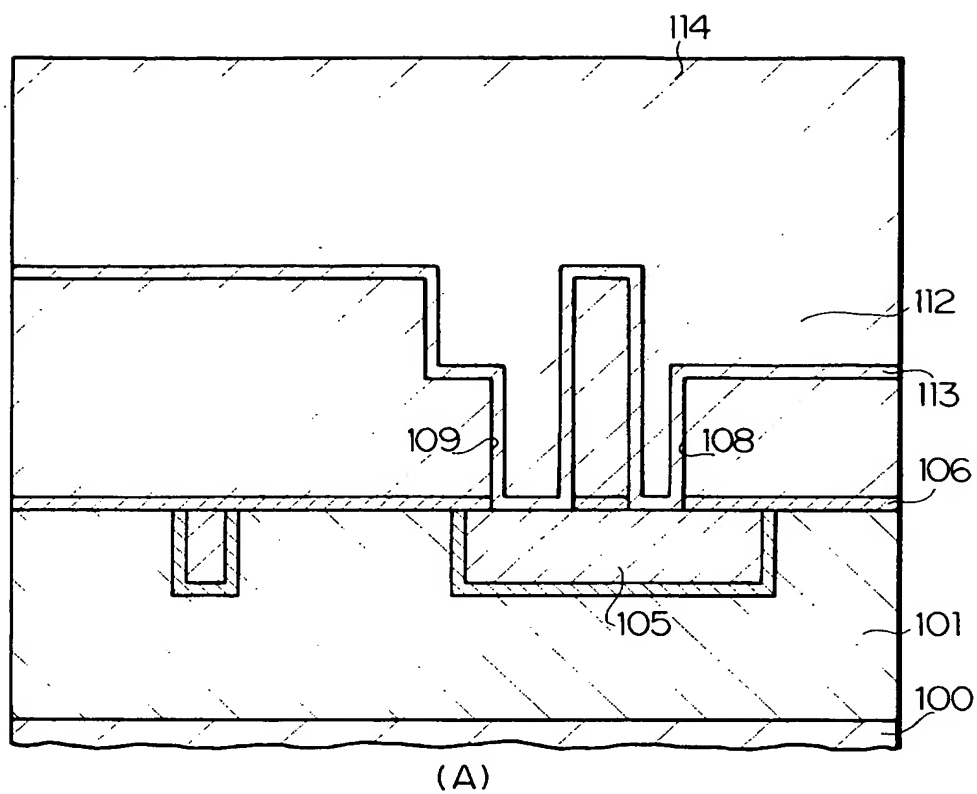


(A)

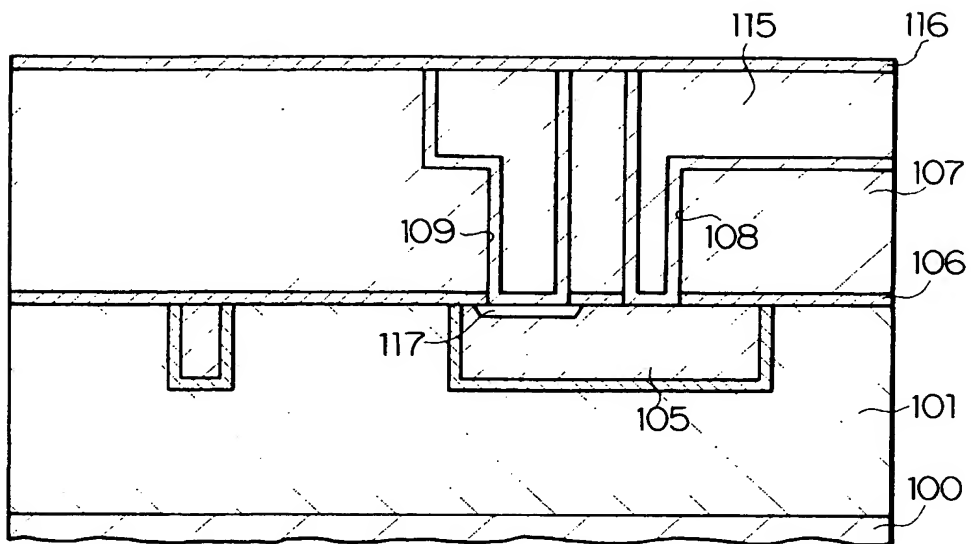


(B)

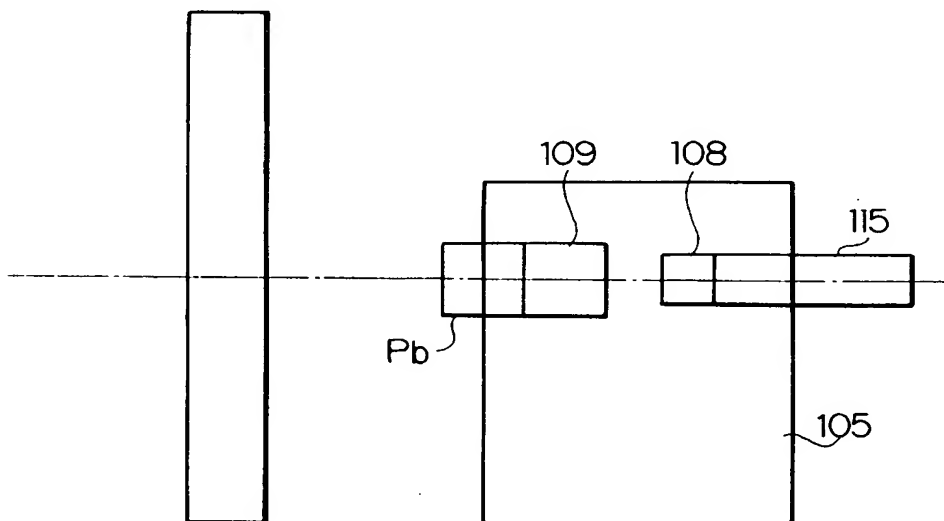
【図 4】



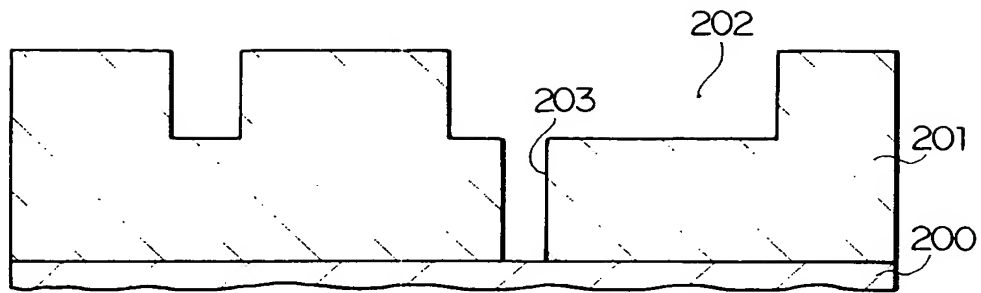
【図 5】



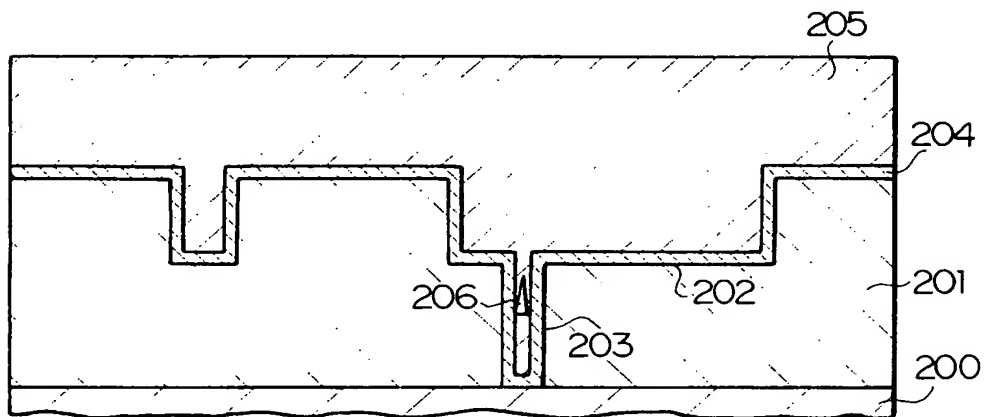
【図 6】



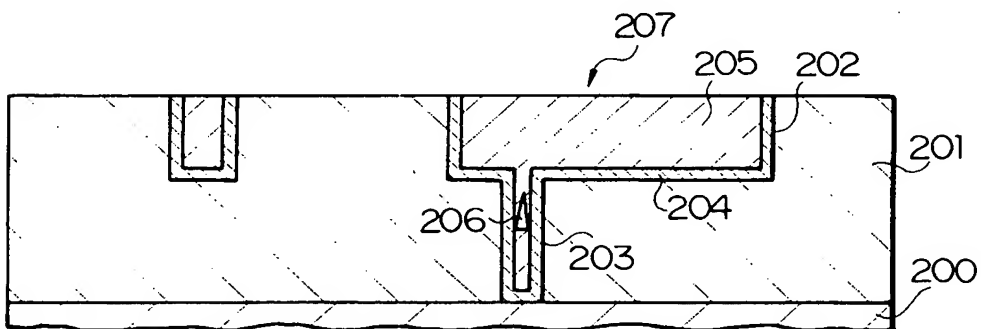
【図 7】



(A)

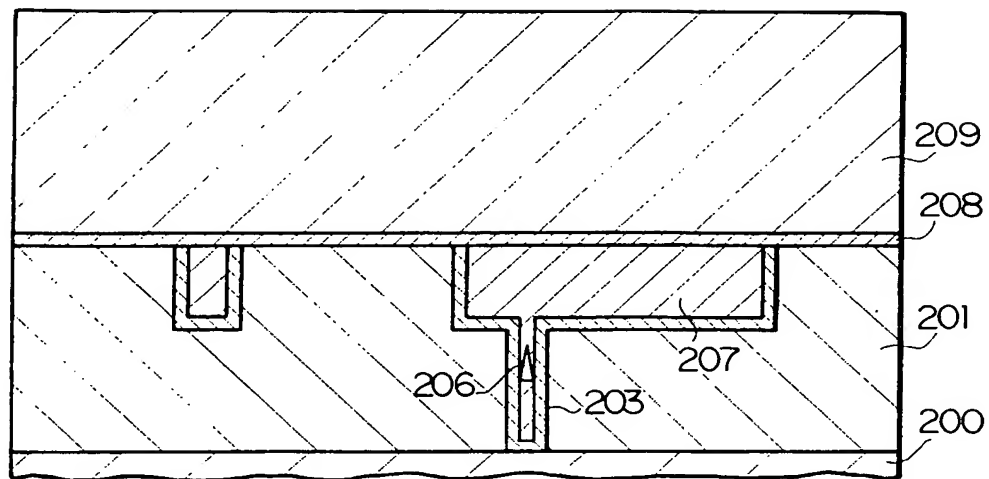


(B)

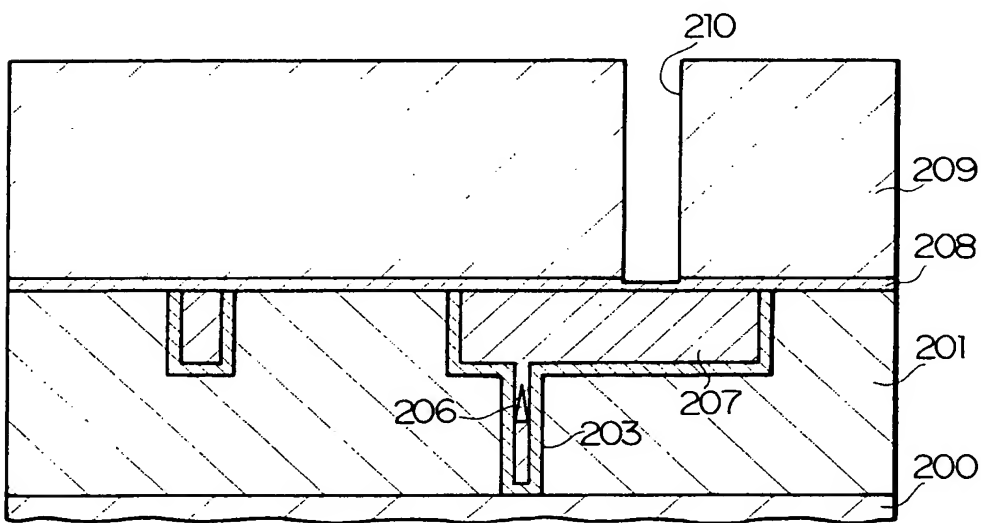


(C)

【図 8】

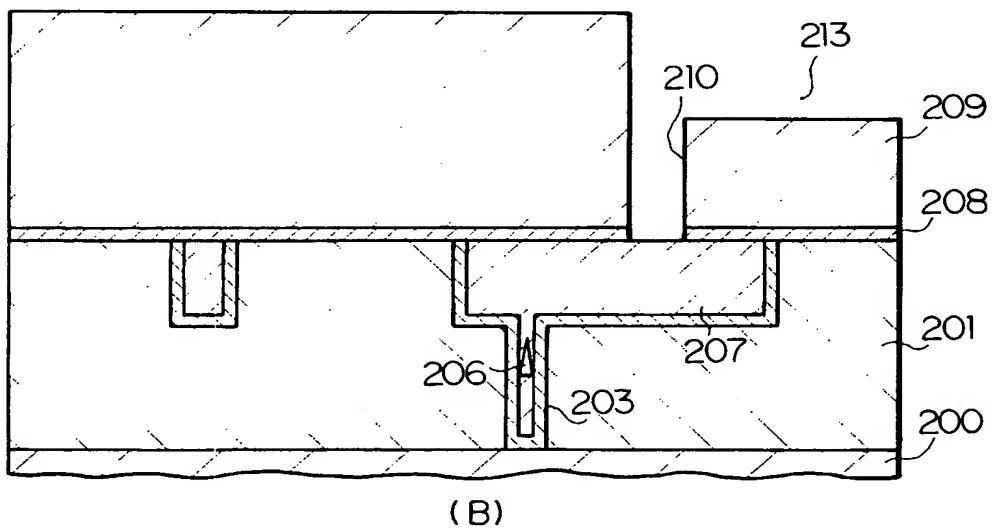
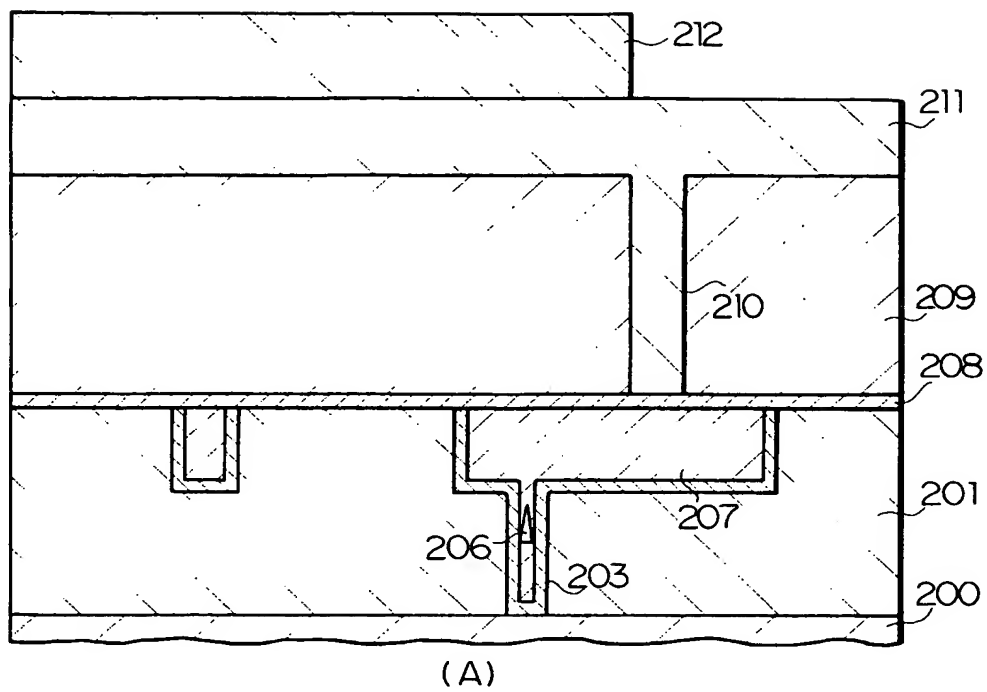


(A)

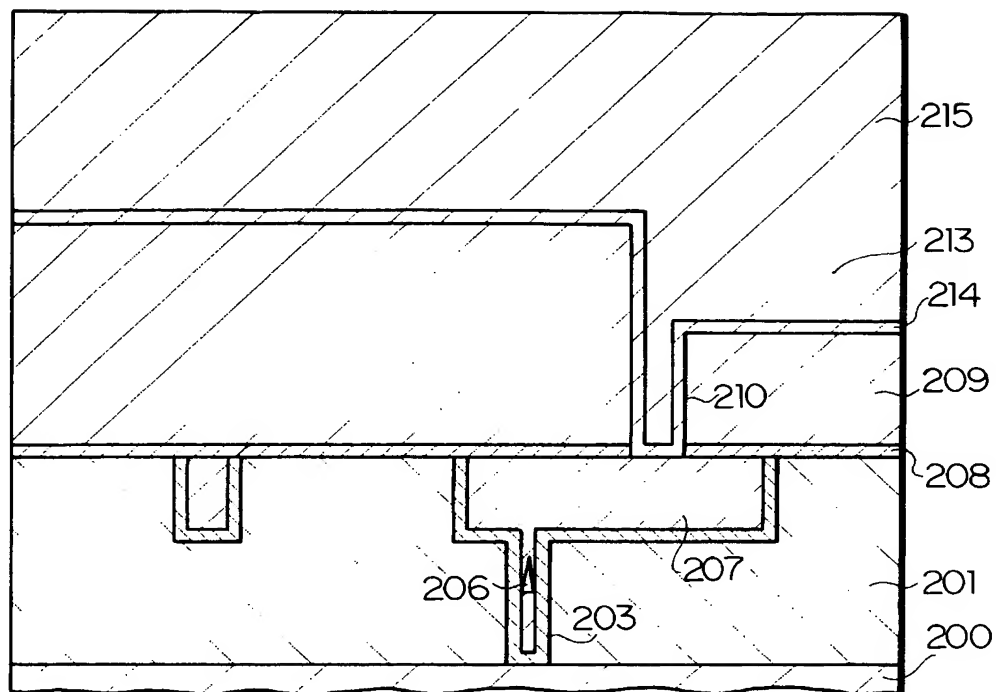


(B)

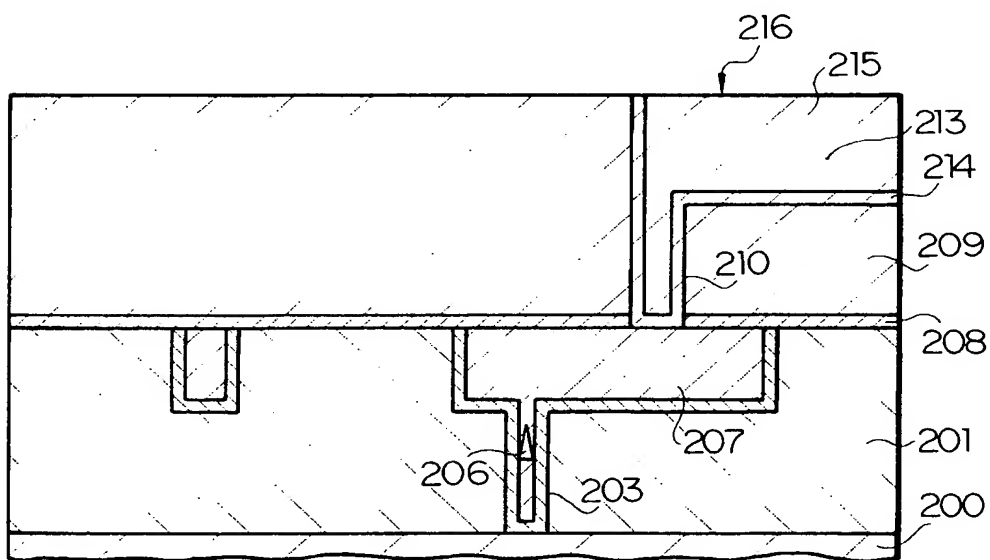
【図 9】



【図10】

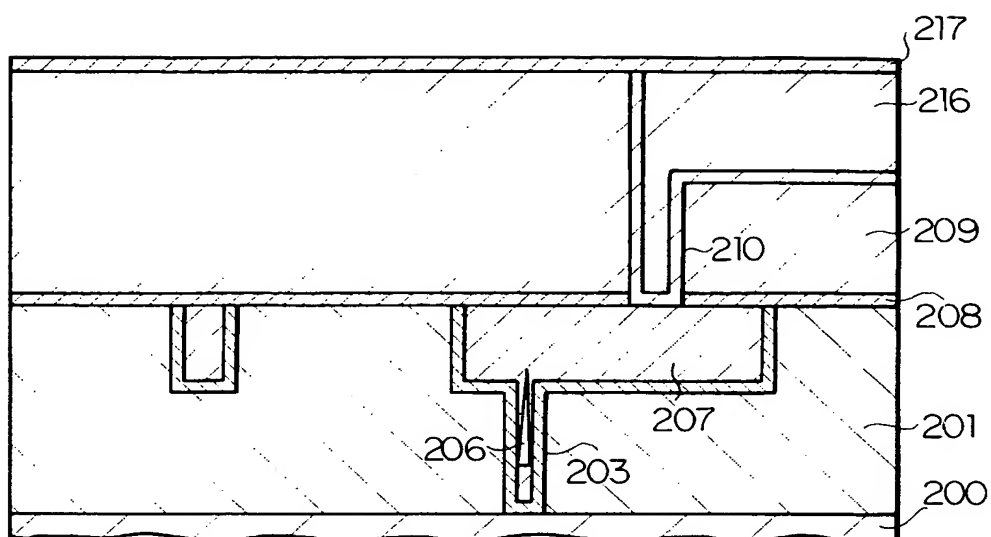


(A)

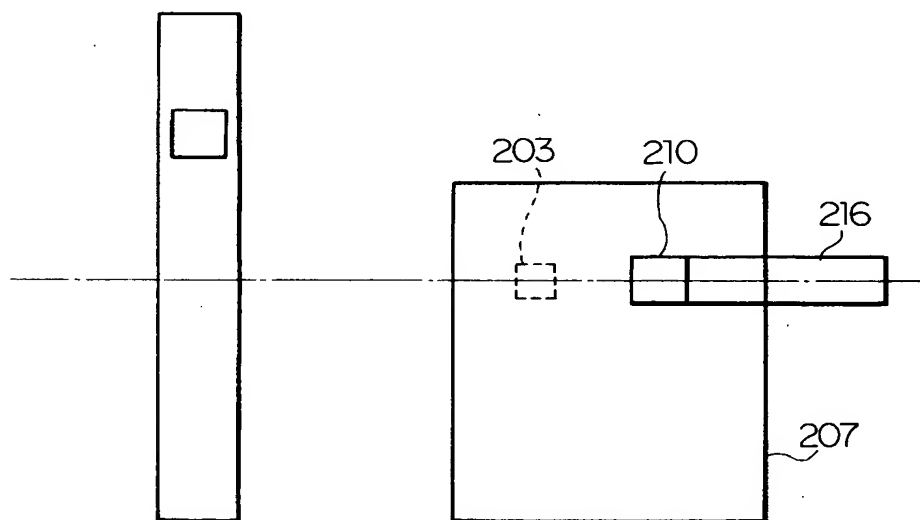


(B)

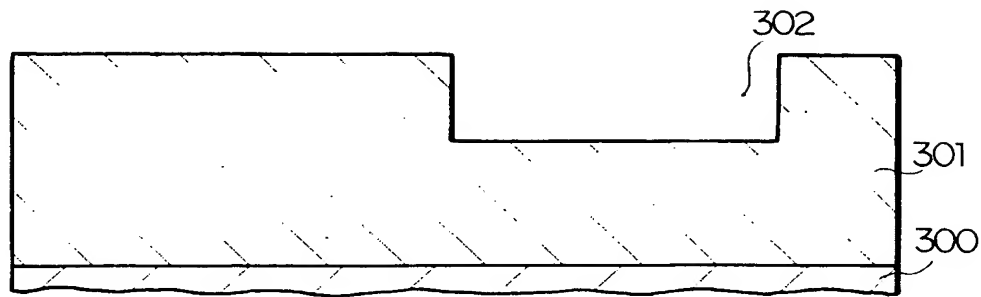
【図 1 1】



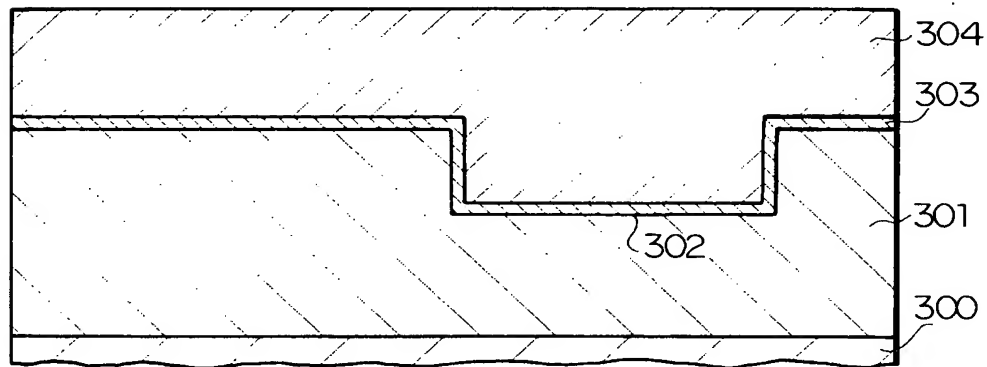
【図 1 2】



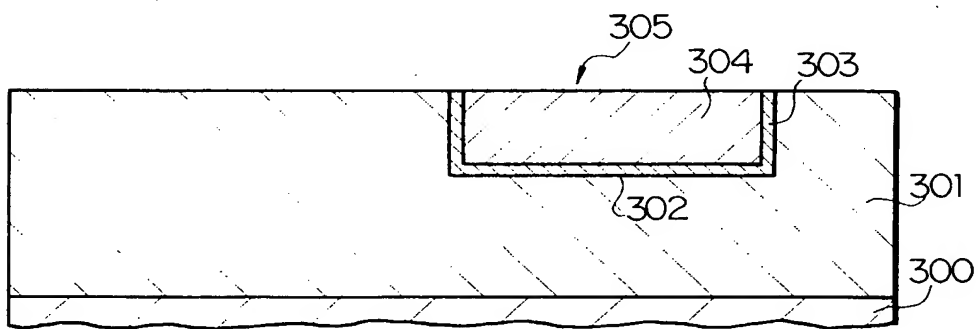
【図 13】



(A)

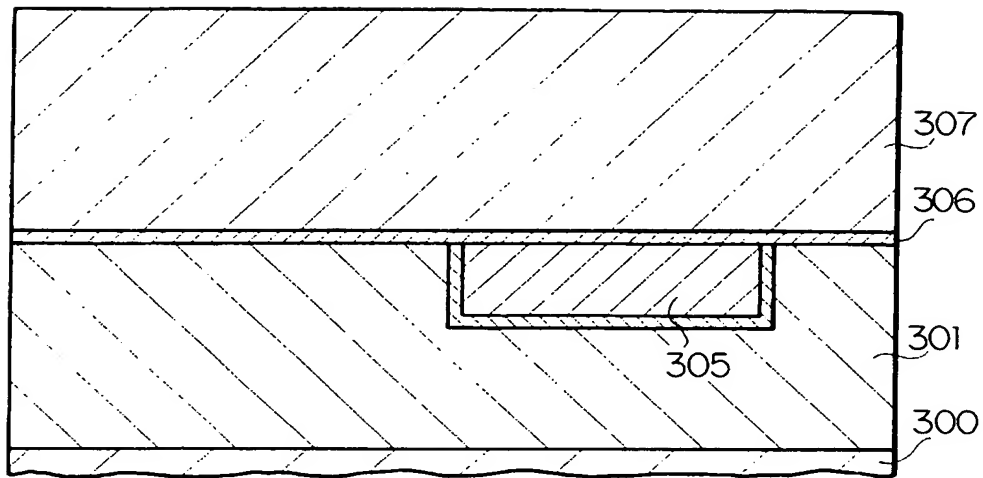


(B)

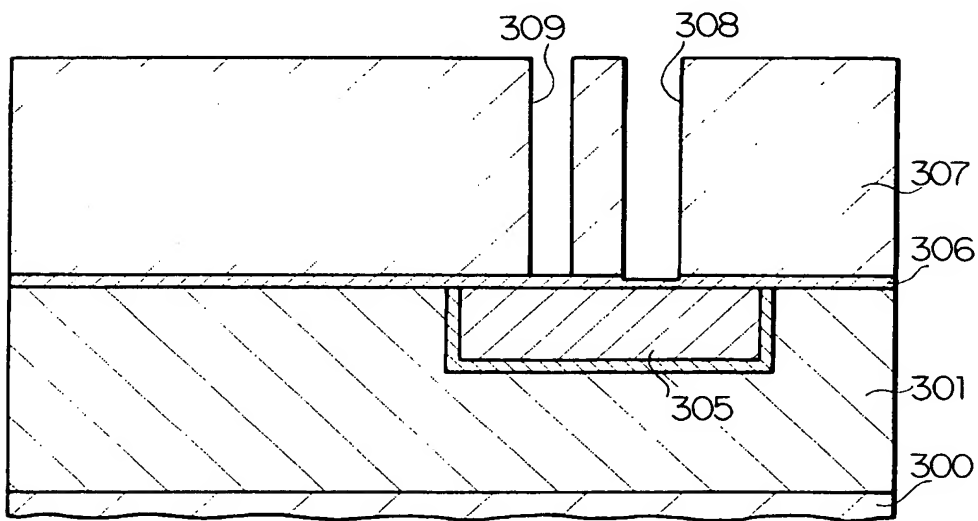


(C)

【図 14】

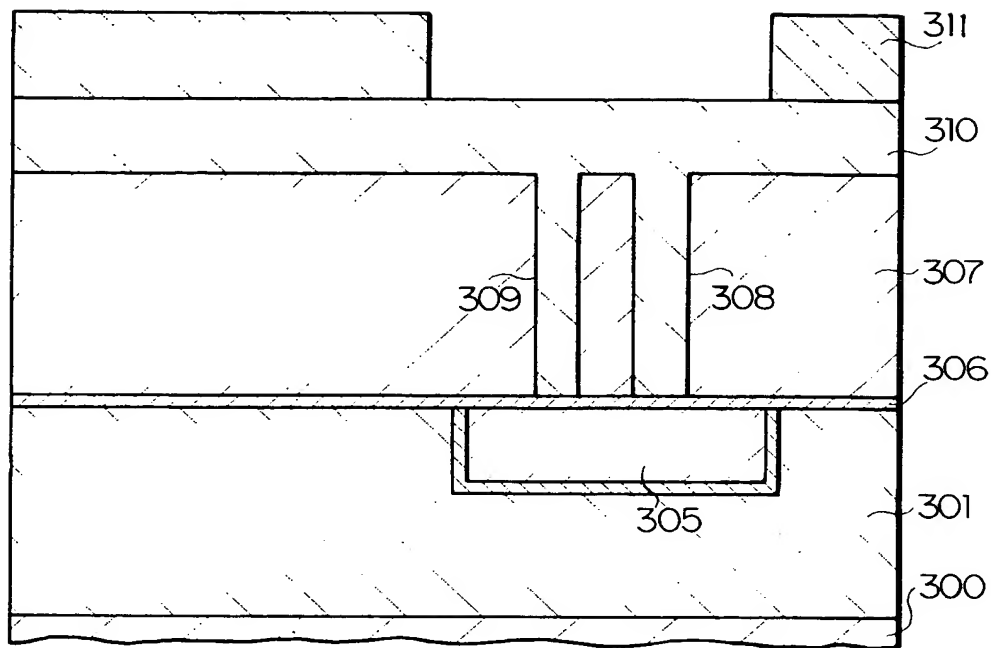


(A)

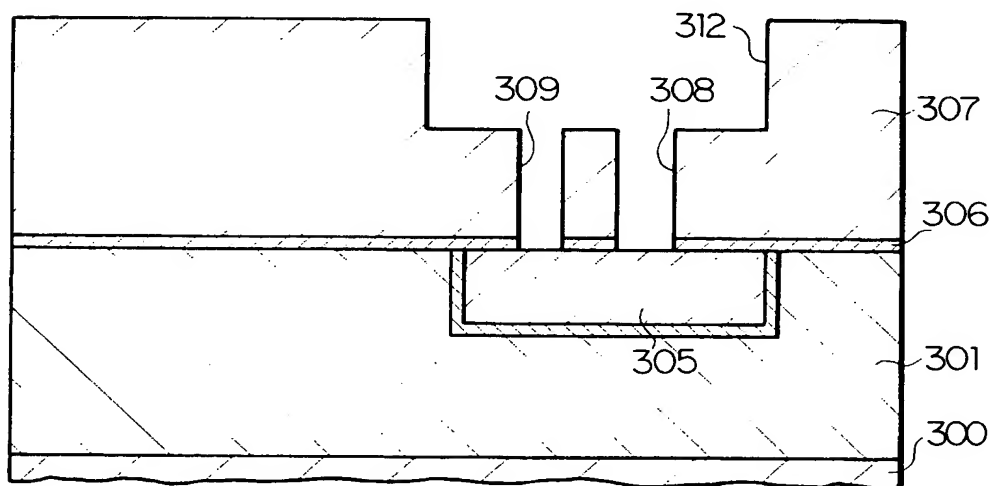


(B)

【図 15】

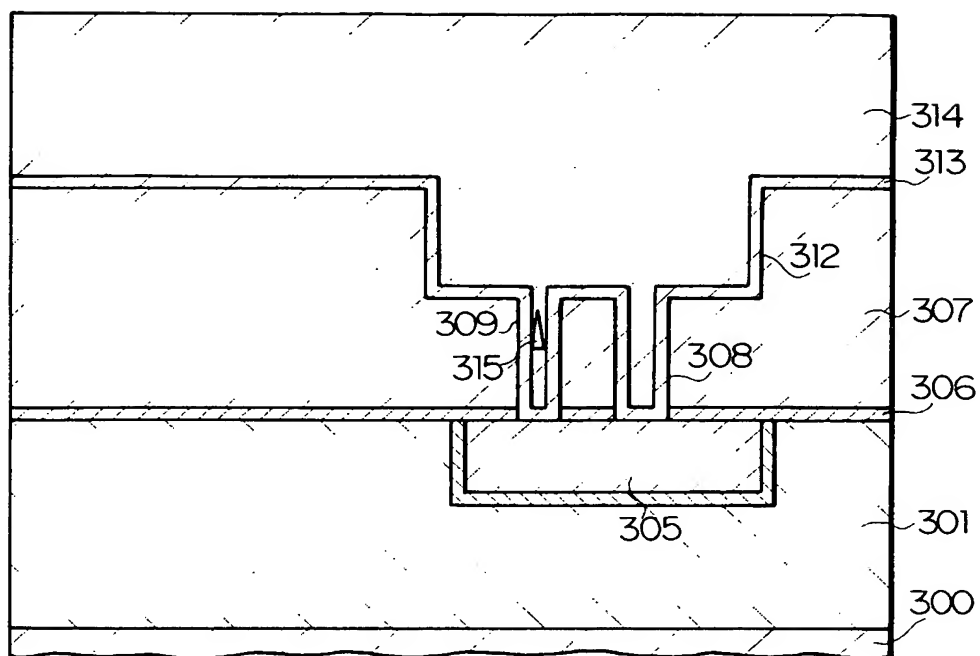


(A)

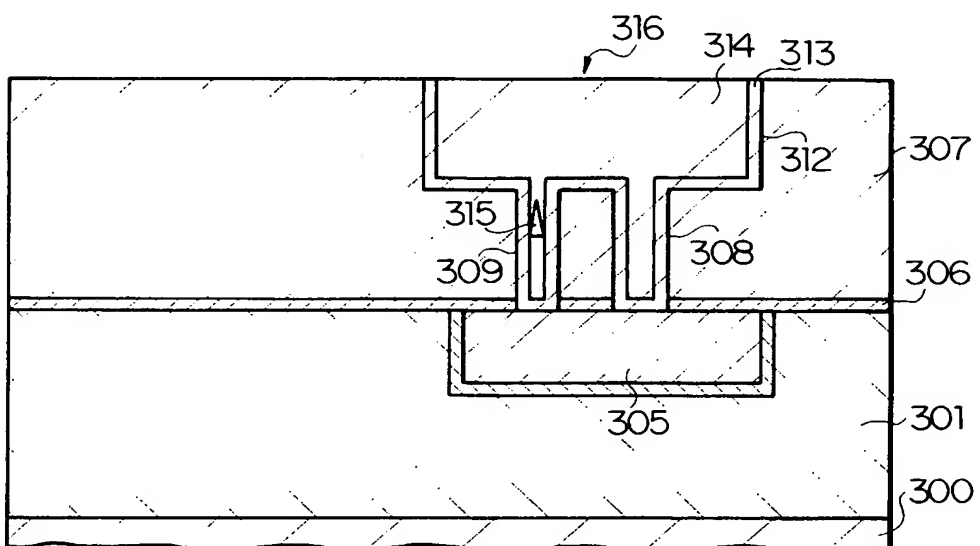


(B)

【図 16】

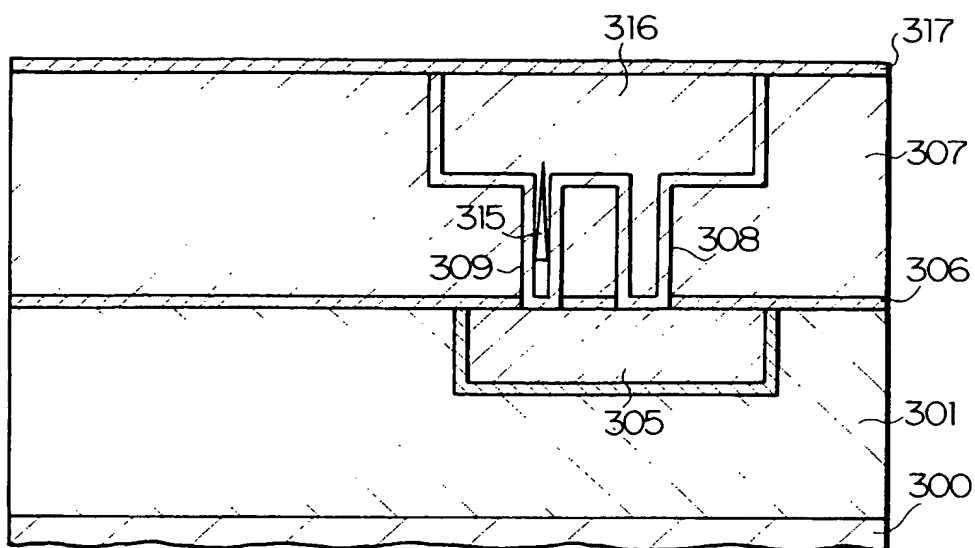


(A)

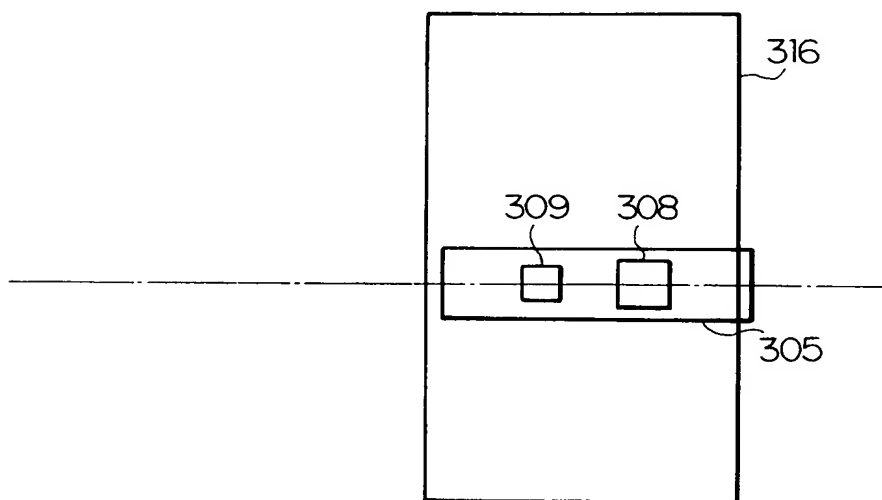


(B)

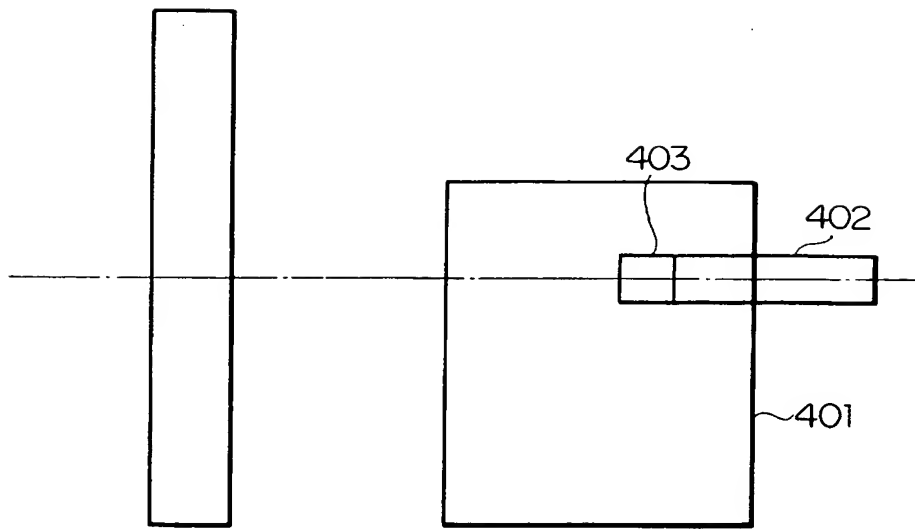
【図 17】



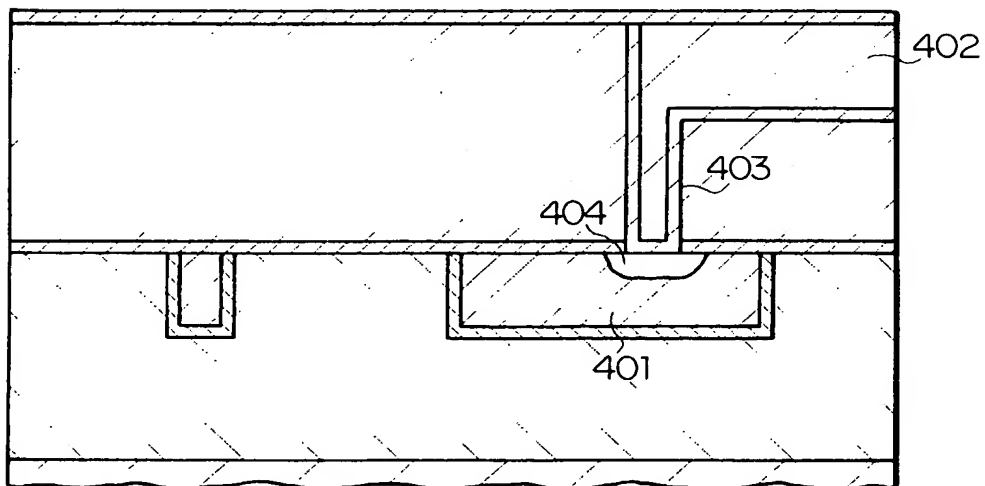
【図 18】



【図 19】

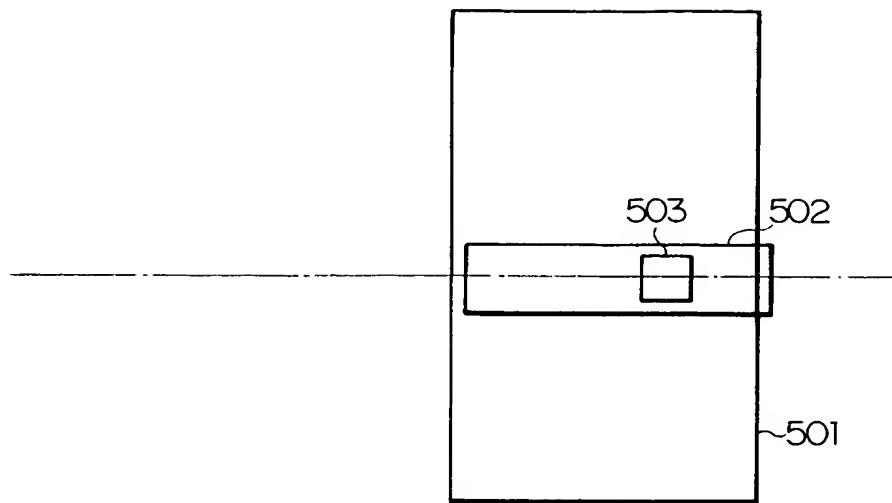


(A)

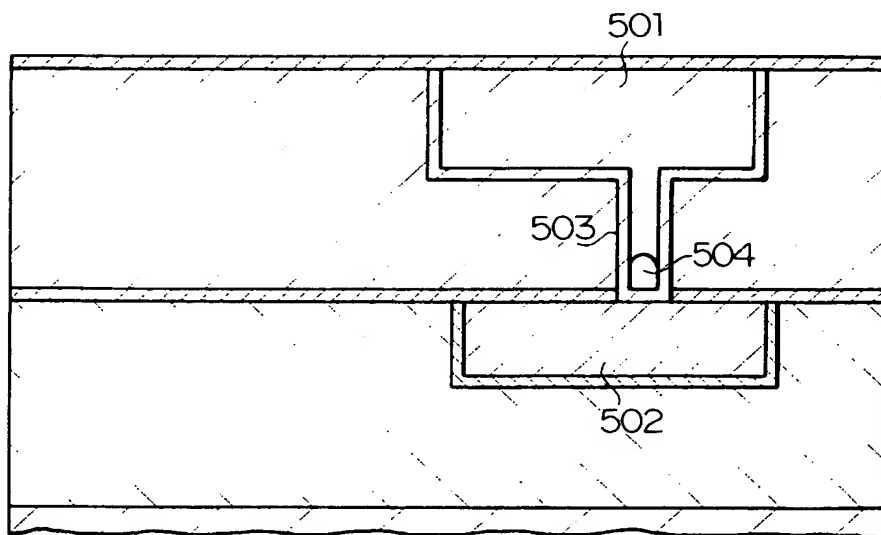


(B)

【図 20】



(A)



(B)


【書類名】 要約書

【要約】

【課題】 配線材料に C u を用いて、幅広配線と微細配線をコンタクトホールで導通させる場合に、C u の消失によって配線不良を招く恐れがある。

【解決手段】 第 1 の埋め込み配線 1 0 5 の上層に第 2 の埋め込み配線を形成する過程で、第 1 の埋め込み配線 1 0 5 上に開孔径の異なるコンタクトホール 1 0 8 とダミーホール 1 0 9 を形成する。このとき、ダミーホール 1 0 9 をコンタクトホール 1 0 9 よりも大きな開孔径で形成することにより、エッチングレートの違いを利用してダミーホール 1 0 9 の底部でのみ第 1 の埋め込み配線 1 0 5 の表面を露出させ、この露出部分にエッチングダメージを与えることにより、コンタクトホール 1 0 8 の底部で配線材料との密着性を相対的に上げる一方、ダミーホール 1 0 9 の底部で配線材料との密着性を相対的に下げる。

【選択図】 図 2



特願 2 0 0 3 - 0 4 3 8 9 6

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 2 1 8 5]

1. 変更年月日

1 9 9 0 年 8 月 3 0 日

[変更理由]

新規登録

住 所

東京都品川区北品川 6 丁目 7 番 3 5 号

氏 名

ソニー株式会社